

## 设计指南

### N32WB03x 系列芯片硬件设计指南

#### 简介

该文档是国民技术股份有限公司推出的蓝牙芯片的硬件设计经验总结，适应于本公司 N32WB03x 系列芯片的硬件设计参考。其内容是针对芯片硬件设计、部分重要元器件选型及 PCB Layout 注意事项的详细说明。

## 目录

简介 .....	1
1 原理图设计 .....	3
1.1 原理图电源设计说明 .....	3
1.2 两种供电模式差异对比 .....	3
1.3 DCDC 供电模式参考原理图 .....	4
1.4 LDO 供电模式参考原理图 .....	5
1.5 外部晶体参考原理图 .....	6
1.6 复位电路参考原理图 .....	6
1.7 最小系统参考 BOM 表 .....	7
1.8 麦克风电路参考原理图 .....	8
1.9 红外发射电路参考原理图 .....	8
2 原理图芯片脚位说明 .....	9
2.1 电源管脚 .....	9
2.2 RF 管脚 .....	9
2.3 晶振管脚 .....	9
2.4 DEBUG 调试管脚 .....	10
2.5 AMIC 音频管脚 .....	10
2.6 IO 接口 .....	10
3 PCB LAYOUT 设计说明 .....	11
3.1 RFIOP 走线设计要求 .....	11
3.2 32MHz 晶振走线要求 .....	12
3.3 芯片接地走线要求 .....	14
3.4 电源走线要求 .....	15
3.5 AMIC 音频走线要求 .....	15
4 版本历史 .....	17
5 声明 .....	19

## 1 原理图设计

### 1.1 原理图电源设计说明

- 1) 当外部电源供电电压在 1.8V/2.32V~3.6V 时，可以直接加到芯片 VCC 上。
- 2) VCCRF 最高供电电压为 3.6V，建议并联到 VCC 引脚，开发板设计中的 R3 电阻可去掉，直连 VCC 即可。
- 3) 注意芯片 GND 引脚在芯片的底部，布线时必须把芯片底部的方形焊盘与 GND 网络相连。详情参考章节 3.3。

### 1.2 两种供电模式差异对比

芯片有两种供电方式可选，两种供电方式的特性主要差异如下表：

参数 \ 模式	DCDC 供电模式	LDO 供电模式
BOM 差异	Switch 引脚需要电感	Switch 引脚不需要电感
active 功耗	1.8 mA	3.8 mA
sleep 功耗	1.6 uA	1.6 uA
RFTX 功耗	4 mA	8 mA
RFRX 功耗	3.8 mA	7.8 mA
RFRX 灵敏度	-94 dBm	-95 dBm
RFTX 功率最大值	+8 dBm	+8 dBm

### 1.3 DCDC 供电模式参考原理图

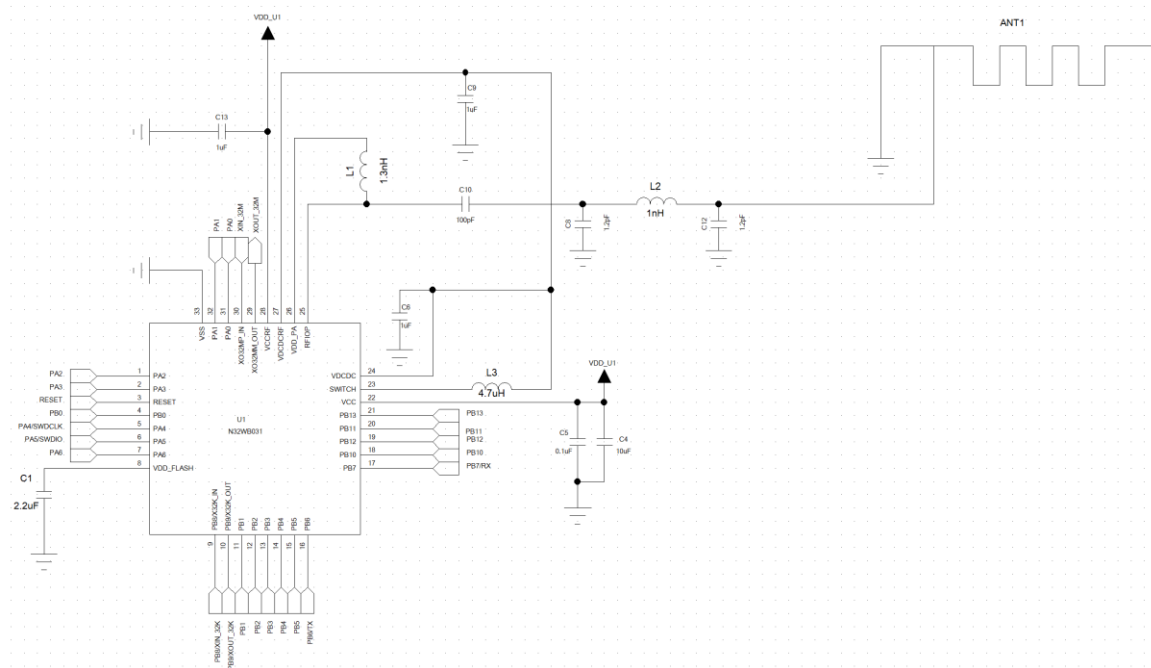


图 1-1 DCDC 供电模式参考原理图

## 1.4 LDO 供电模式参考原理图

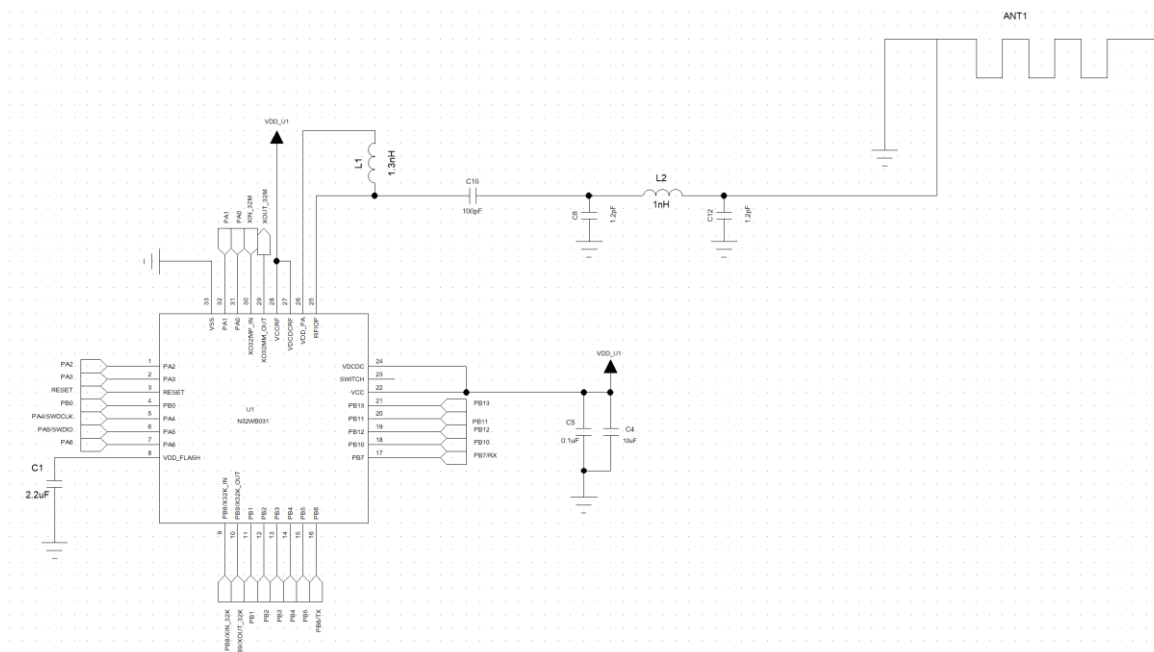


图 1-2 LDO 供电模式参考原理图

## 1.5 外部晶体参考原理图

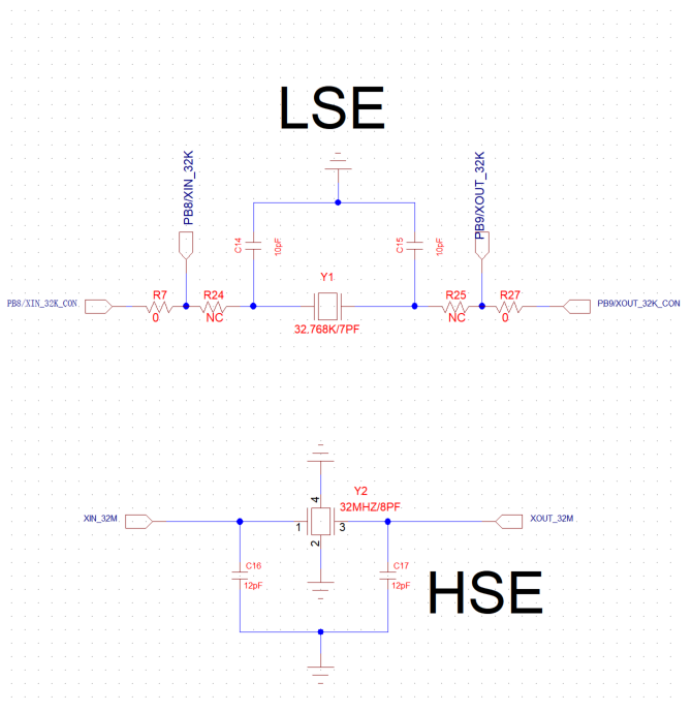


图 1-3 外部晶体参考原理图

## 1.6 复位电路参考原理图

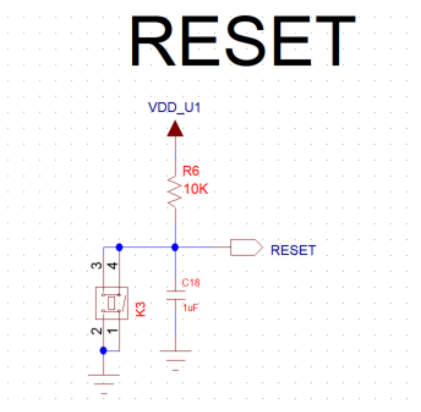


图 1-4 复位电路参考原理图

## 1.7 最小系统参考 BOM 表

Item	Part Name	Description	REV	QTY	Reference
0001	CAP0402,105	CAP,CER,16V,1UF,X7R,10%,0402		3	C5,C9,C13
0002	CAP0402,104	CAP,CER,16V,0.1UF,X7R,10%,0402		12	C2,C6,C18,C22,C23,C25,C26, C27,C29,C34,C36,C38
0003	CAP0603,2.2uF	CAP,CER,10V,2.2UF,X7R,10%,0603		1	C1
0004	CAP0603,4.7uF	CAP,CER,10V,4.7UF,X7R,10%,0805		1	C28
0005	CAP0805,10uF	CAP,CER,10V,10UF,X7R,10%,0805		4	C24,C30,C33,C35
0006	CAP0603,10uF	CAP,CER,10V,10UF,X7R,10%,0603		1	C4
0007	CAP0402,10PF	CAP,CER,50V,10PF,COG,5%,0402		2	C14,C15
0008	CAP0402,12PF	CAP,CER,50V,12PF,COG,5%,0402		4	C16,C17,C20,C21
0009	CAP0402,47PF	CAP,CER,50V,47PF,COG,5%,0402		1	C10
0010	N32WB031_QFN32	IC,N32WB031,QFN32,32PIN		1	U1
0011	MAX8877-3.3V	IC,MAX8877EUK33,SMD,SOT23-5		1	U4
0012	XTAL_32.768KHz	XTAL,32,768KHz,7PF,20PPM,SMD_2012,- 40 °C~125 °C		1	Y1
0013	XTAL_32MHz	XTAL,32MHz,8PF,10PPM,SMD_1612,4PIN,- 40 °C~85 °C(NDK,NX1612A-32MHz-STD- CIS-3)		1	Y2
0014	INDUCTOR_4.7UH	INDUCTOR, 4.7UH,±20%,功率电感, RDC(直流 电阻) 250mΩ, Heat Rating Current (额定热值电 流) 800mA, 0805, (MPH201210S4R7MT,顺络)		1	L3
0015	INDUCTOR_1.6nH	INDUCTOR, 1.6nH,±0.3nH,高频电感, RDC(直流 电阻) 100mΩ, Rated Current(额定电流) 300mA,0402, (SDCL1005C1N6STDF,顺络)		1	L1

图 1-5 参考 BOM 表

## 1.8 麦克风电路参考原理图

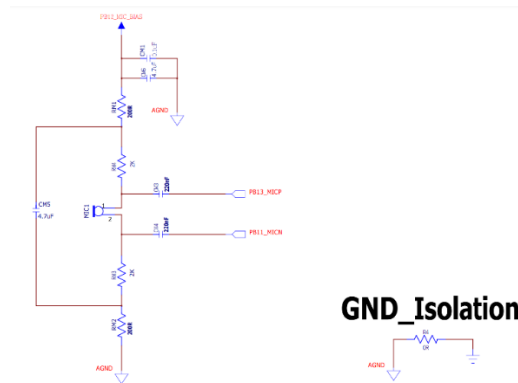


图 1-6 麦克风电路参考原理图

## 1.9 红外发射电路参考原理图

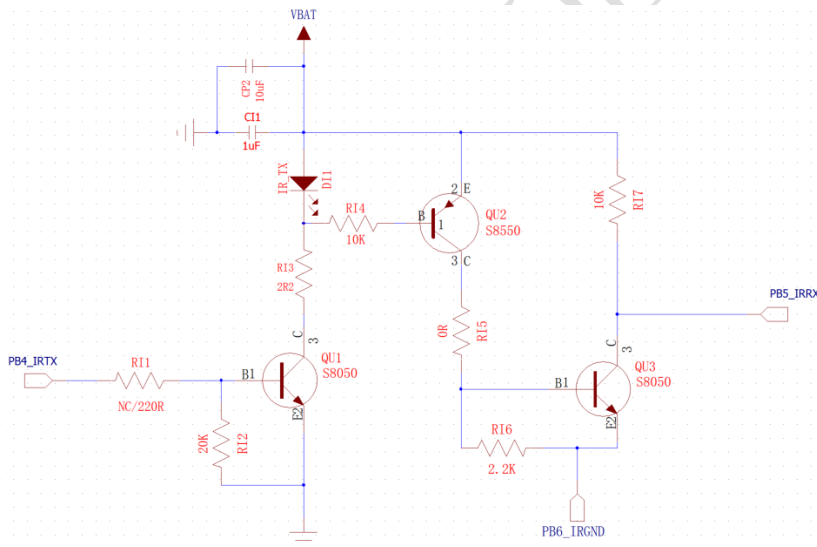


图 1-7 红外发射参考原理图



## 2 原理图芯片脚位说明

### 2.1 电源管脚

- PIN24(VDCDC), 内部DCDC产生电压输出供电管脚, 典型电压值为1.15V, 需要连接1uF退耦电容; 另外需要在PIN24(VDCDC)管脚和PIN23(SWITCH)之间串联4.7uH的功率电感, 此电感与蓝牙接收灵敏度相关, 电感选型可参考《N32WB031 Development Board Inductor Selection Table.xlsx》。
- PIN27(VDCDCRF), 内部DCDC产生的电压为RF供电管脚, 可以直接与PIN24(VDCDC)管脚相连, 典型电压值为1.15V, 需要连接1uF退耦电容。
- PIN28(VCCRF), 外部电源供电管脚, 需要连接1uF退耦电容, 外加电压范围为1.8V/2.32V~3.6V。
- PIN22(VCC), 外部电源供电管脚, 需要连接0.1uF和4.7uF退耦电容, 外加电压范围为1.8V/2.32V~3.6V。
- PIN8(VDD\_FLASH), 内部的FLASH电源供电管脚, 只需要连接0.1uF和2.2uF退耦电容, 不需要外接电源。

### 2.2 RF 管脚

- PIN25(RFIOP), RF管脚。
- PIN26(VDD\_PA), 内部RF\_PA产生的偏置电压, 电压范围为0.9V~1.7V, 根据内部的寄存器配置不同的发射功率, 其产生的偏置电压不同。

### 2.3 晶振管脚

- PIN29(XO32MM), PIN30(XO32MP), 蓝牙基准时钟管脚, 需要串接32MHz晶体; 由于蓝牙对频偏要求比较高, 建议晶振的频率偏差 $\leq \pm 10\text{ppm}$ 。注意使用蓝牙功能时必须外加32MHz晶体。
- PIN9(XO32KP\_IN), PIN10(XO32KM\_OUT), 低频基准时钟管脚, 也可以用作普通

IO；做时钟管脚时串接32.768KHz晶体。

## 2.4 Debug 调试管脚

- PIN5(PA4/SWDCLK),PIN6(PA5/SWDIO), SWD管脚, 也可以做普通IO；做SWD管脚时, 可以下载程序, PIN5(PA4/SWDCLK) 需要接 10K 的下拉电阻, PIN6(PA5/SWDIO)需要接10K的上拉电阻。
- PIN16(PB6/TX),PIN17(PB7/RX), Uart串口管脚, 也可以做普通IO；做串口管脚时, 可以用作打印输出。

## 2.5 AMIC 音频管脚

- PIN20(PB11/AMIC\_N),PIN21(PB13/AMIC\_P),MIC输入管脚, 支持单端和差分输入, 增益可调。
- PIN19(PB12/AMIC\_BIAS), MIC偏置电压输出管脚; 输出可调节的MICBIAS电压, 电压范围为1.6~2.3V, 典型电压值为2V。

## 2.6 IO 接口

- IO接口的具体定义参见数据手册文档CN\_DS\_N32WB03x Series Datasheet

### 3 PCB Layout 设计说明

#### 3.1 RFIOP 走线设计要求

- 为保证损耗最小，RF 走线尽量短，元件之间尽量排紧凑一些；RF 走线尽量走直线，不要使用直角走线，走线宽度以及走线和外围 GND 的间距推荐 0.5mm。因 PCB 板材和介质会影响 RF 走线阻抗，可以适当调整走线宽度以及走线和外围 GND 的间距。
- RF 走线四周一定要包地处理，上下层要通过 GND 过孔连接，RF 匹配电路下面层尽量不要走线或中间层有铺地隔离。
- 天线正面和背面周边一定要隔空处理，保证天线与 GND 的间距在 3mm 以上，并且不能有金属元器件。
- 天线的长度一般是 30mm 左右，为蓝牙信号波长的 1/4。
- 为了提高 ESD 防护能力，天线表面不能裸露在外面，需要有阻焊层覆盖。
- 考虑到 PCB 在生产期间产线 ESD 不好控制，建议在天线口加 TVS 管做防护。

TVS 管位置见下图。

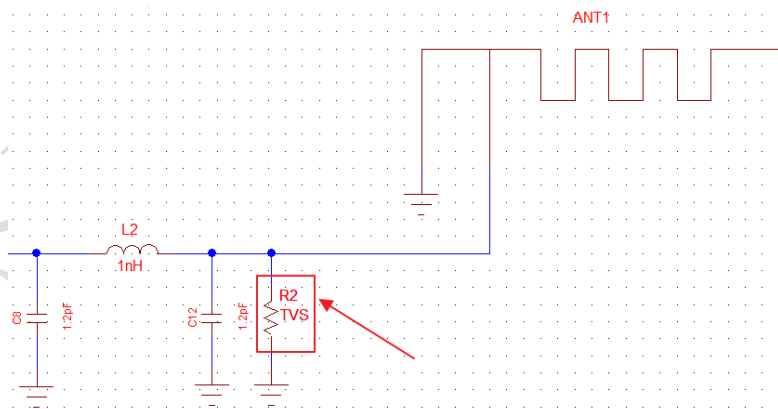


图 3-1 TVS 防静电参考图

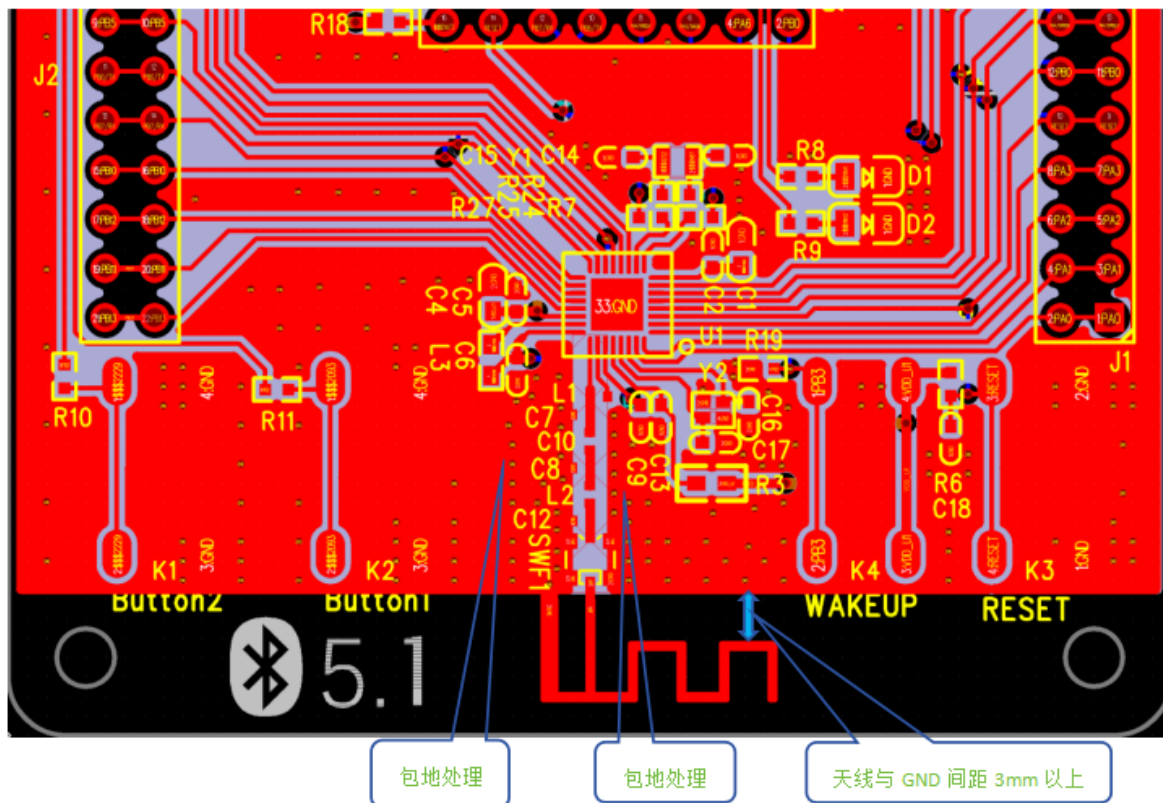


图 3-2 RF 天线走线 Layout

### 3.2 32MHz 晶振走线要求

- 两条晶振走线尽量短，且尽量等长，四周包地处理，晶体接地和芯片地连接路径尽可能短。
- 晶振下面层尽量不走线，特别是 VDCDCRF 走线不能从下面走，蓝牙广播时产生的 DC 电压影响晶振频率的稳定性；且晶体周边不要走大电流电源线，高速通讯接口等可能干扰时钟信号的走线。

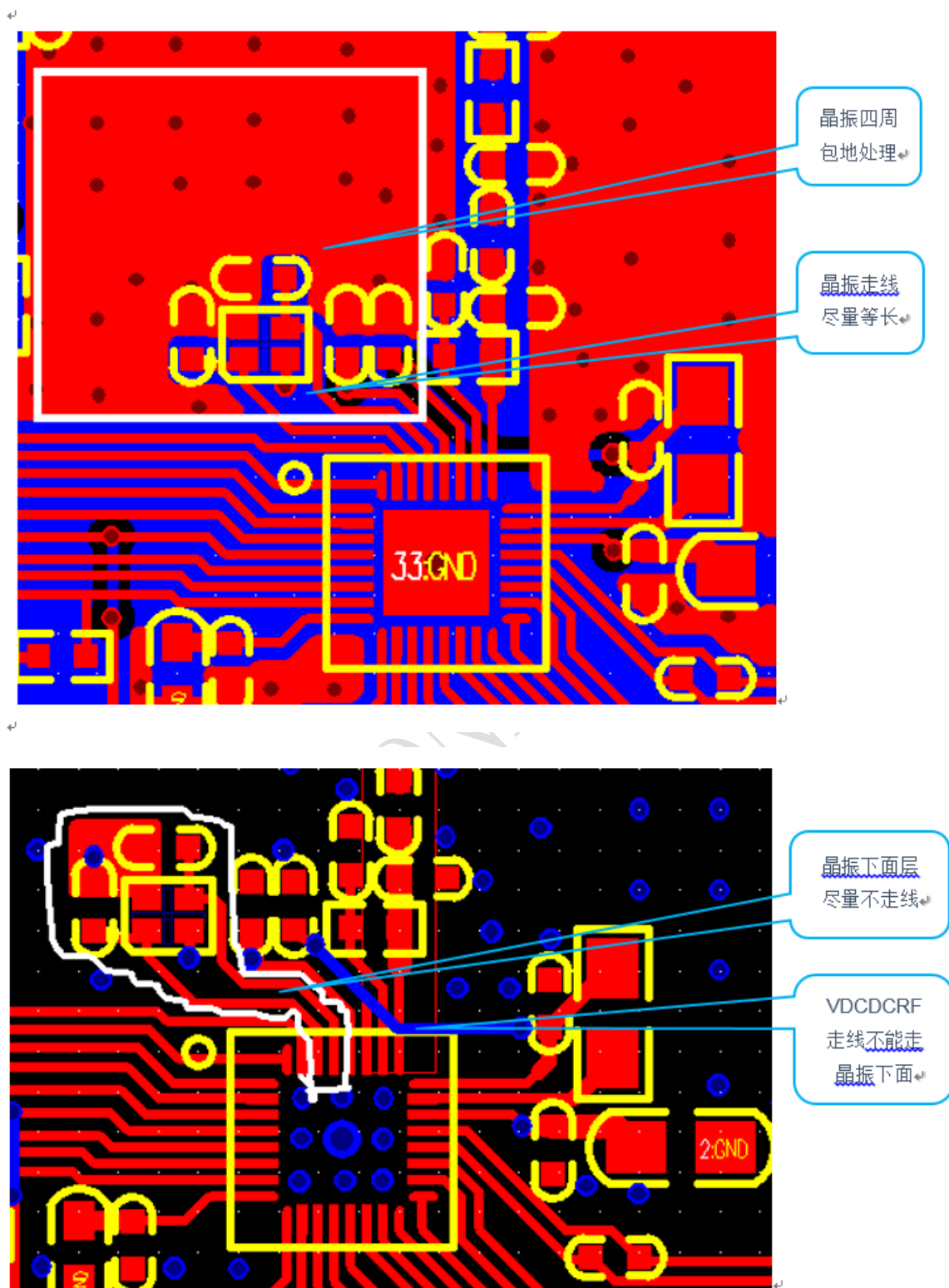
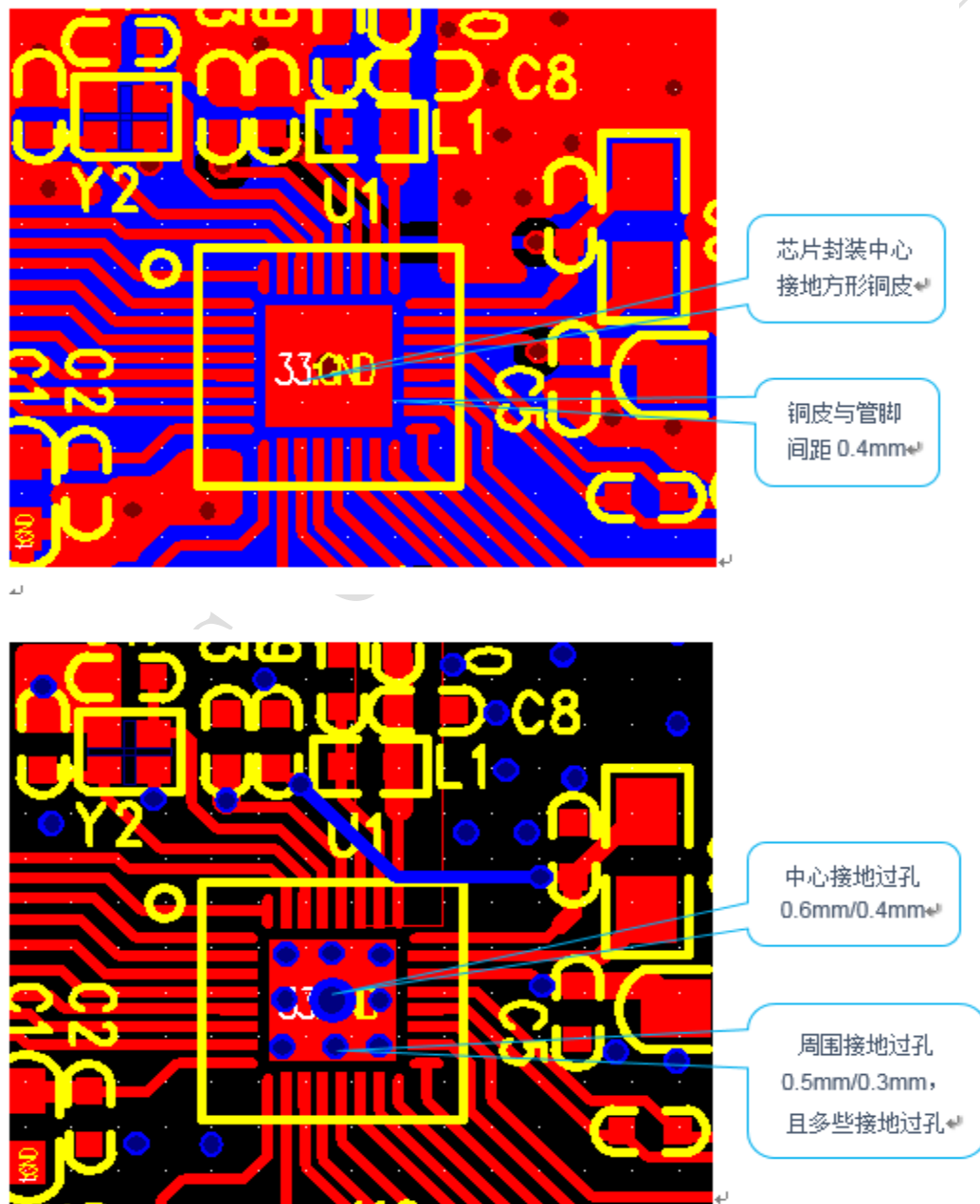


图 3-3 32MHz 晶振走线 Layout

### 3.3 芯片接地走线要求

- 此芯片32个管脚没有引出GND，它的GND在芯片的底部。
- 要求芯片封装中心做方形铜皮，铜皮与芯片管脚间距建议 $\geq 0.3\text{mm}$ ， $\leq 0.5\text{mm}$ ，且通过过孔与GND相连，要求9个过孔接地，正中心的过孔可以 $0.6\text{mm}/0.4\text{mm}$ ，周围的过孔 $0.5\text{mm}/0.3\text{mm}$ ，过孔不宜太大，避免漏锡，造成芯片底部虚贴。



### 3.4 电源走线要求

- 芯片电源走线尽量粗且尽量短，滤波电容尽量靠近芯片。
- 滤波电容中使用了大小不一样的两个电容时，小电容靠近芯片，大电容次之。
- 电源去耦电容的接地尽可能就近汇入芯片地。

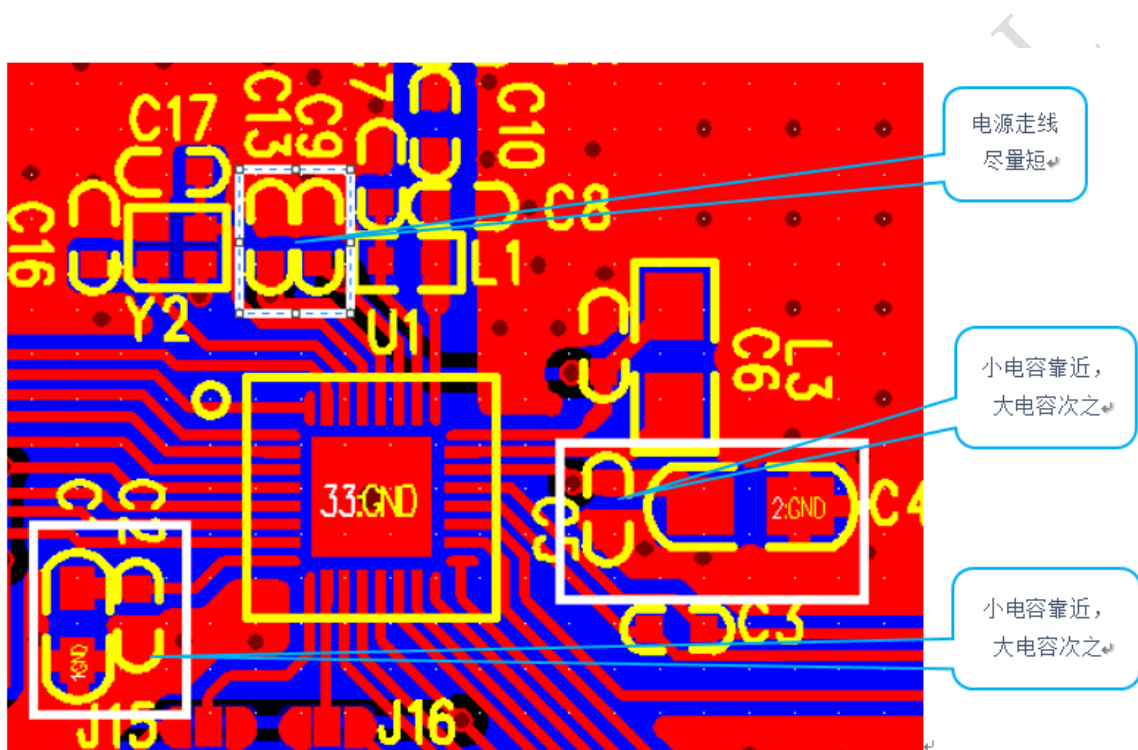


图3-5 电源走线Layout

### 3.5 AMIC 音频走线要求

- PB11/AMIC\_N与PB13/AMIC\_P支持单端和差分输入，这两条走线需要走差分线，差分线的布板走线应尽量短且等间距等长，做好地线的屏蔽，避免其它信号干扰。
- 其音频模块的内部接地后再与外围的大地相连，避免地线引进干扰。

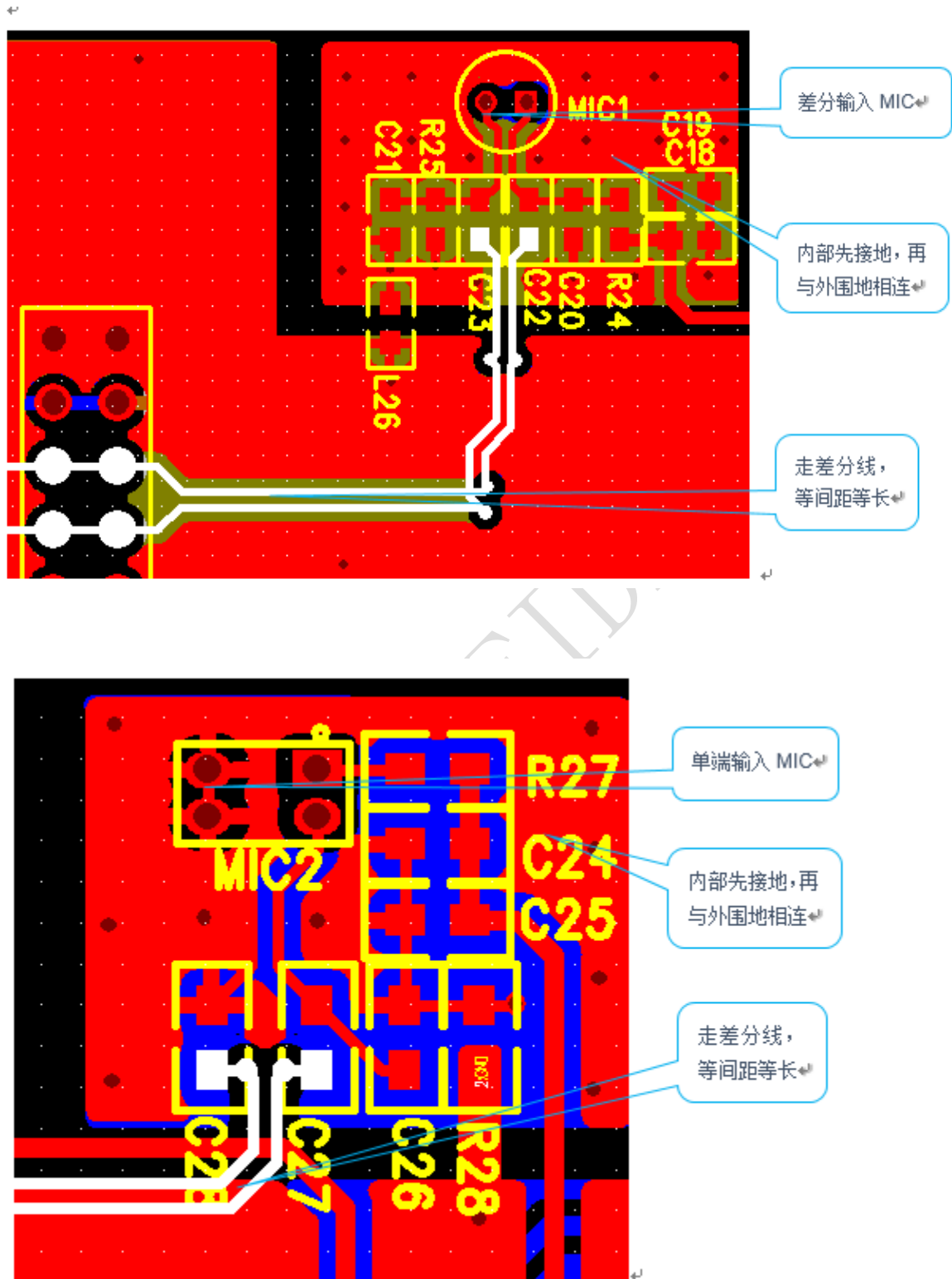


图 3-6 音频走线 Layout



## 4 版本历史

日期	版本	修改
2021.08.05	V1.0	初始版本
2022.01.07	V1.1	1. 章节 3.1, 增加“为了提高 ESD 防护能力, 天线表面不能裸露在外面, 需要有绝缘绿油覆盖。” 2. 章节 3.3, 增加“要求 9 个过孔接地”
2022.05.06	V1.2	1. 章节 3 内容转到章节 1.1 并增加 VCCRf 电压范围说明和 GND 引脚说明。 2. 章节 1.2, 更新 DCDC 供电方式电路参考原理图。 3. 章节 1.3, 新增 LDO 供电方式电路参考原理图。 4. 章节 1.6 更新 BOM 增加 D6。 5. 章节 1.7 新增麦克风参考原理图。 6. 章节 1.8 增加红外发射参考原理图。 7. 章节 2.1, 更新 VCCRf 和 VCC 电压范围。 8. 章节 2.3, 新增提醒蓝牙功能必须使用 32MHz 晶体。
2022.09.27	V1.3	1. 章节 1.1 和章节 2.1 修改 VCC/VCCRf 供电电压为 1.8/2.32~3.6V。 2. 章节 1.2 增加两种供电模式差异对比表。 3. 章节 1.6 删除 BOM 里面二极管 D6。 4. 章节 3.1 增加静电防护的 TVS 管设计建议。 5. 更新图片 1-1 到 1-7。 6. 章节 1.10 新增传导/辐射认证测试参考设计原理图。
2025.08.28	V1.3	1. 章节 1.1 增加开发板上 VCCRf 的 R3 电阻可去掉的说明。 2. 章节 1.3, 1.4 更新参考设计电路图。

		<ul style="list-style-type: none"><li>3. 删除章节 1.10，射频认证测试电路设计参考开发板。</li><li>4. 章节 2.1 增加 DCDC 功率电感选型说明。</li><li>5. 章节 3.1 第二点增加 RF 周边走线及 ESD 防护的说明，去掉 0 欧电阻方案，更新图 3-2。</li><li>6. 章节 3.2 增加晶体接地及附近走线的说明；</li><li>7. 章节 3.4 增加电源去耦电容的接地的说明。</li></ul>
--	--	--

## 5 声明

国民技术股份有限公司（下称“国民技术”）对此文档拥有专属产权。依据中华人民共和国的法律、条约以及世界其他法域相适用的管辖，此文档及其中描述的国民技术产品（下称“产品”）为公司所有。

国民技术在此并未授予专利权、著作权、商标权或其他任何知识产权许可。所提到或引用的第三方名称或品牌（如有）仅用作区别之目的。

国民技术保留随时变更、订正、增强、修改和改良此文档的权利，恕不另行通知。请使用者在下单购买前联系国民技术获取此文档的最新版本。

国民技术竭力提供准确可信的资讯，但即便如此，并不推定国民技术对此文档准确性和可靠性承担责任。

使用此文档信息以及生成产品时，使用者应当进行合理的设计、编程并测试其功能性和安全性，国民技术不对任何因使用此文档或本产品而产生的任何直接、间接、意外、特殊、惩罚性或衍生性损害结果承担责任。

国民技术对于产品在系统或设备中的应用效果没有任何故意或保证，如有任何应用在其发生操作不当或故障情况下，有可能致使人员伤亡、人身伤害或严重财产损失，则此类应用被视为“不安全使用”。

不安全使用包括但不限于：外科手术设备、原子能控制仪器、飞机或宇宙飞船仪器、所有类型的安全装置以及其他旨在支持或维持生命的应用。

所有不安全使用的风险应由使用人承担，同时使用人应使国民技术免于因为这类不安全使用而导致被诉、支付费用、发生损害或承担责任时的赔偿。

对于此文档和产品的任何明示、默示之保证，包括但不限于适销性、特定用途适用性和不侵权的保证责任，国民技术可在法律允许范围内进行免责。

未经明确许可，任何人不得以任何理由对此文档的全部或部分进行使用、复制、修改、摘录和传播。