

N32G052xx

产品简介

N32G052 系列采用 32 bit ARM Cortex-M0 内核，最高工作主频 64MHz，集成多达 128KB 嵌入式加密 Flash，8KB data Flash，16KB SRAM，集成丰富的高性能模拟器件，内置 1 个 12bit 1Msps ADC，4 个支持轨至轨的比较器，1 个 8/12bit 1Msps DAC，集成多达 256 段的 Segment LCD 驱动，集成多路 UART、I2C、SPI、CAN 等数字通信接口。

关键特性

- 内核 CPU
 - 32 位 ARM Cortex-M0 内核，单周期硬件乘法指令
 - 最高主频 64MHz
- 存储器
 - 高达 128KByte 片内 Main Flash、8Kbyte 片内 Data Flash，支持加密存储、分区管理及数据保护、硬件 ECC 检查，10 万次擦写次数，10 年数据保持高
 - 高达 16KByte 片内 SRAM，STOP 模式下可保持，支持硬件奇偶校验
- 低功耗管理
 - Run 模式：所有外设可配置
 - Sleep 模式：所有外设可配置
 - Stop 模式：TIM6、IWDG、RTC 可配置工作，SRAM 数据保持，所有 IO 状态保持
 - Power Down 模式：支持 NRST、PA0_WKUP0、PA2_WKUP1 唤醒
- 时钟
 - HSE：8~16MHz 外部高速晶体
 - HSI_8M：内部高速 RC OSC 8MHz
 - HSI_24M：内部高速 RC OSC 24MHz，仅可作为 ADC 采样时钟源选择使用
 - LSI：内部低速 RC OSC 32KHz
 - 内置高速 PLL
 - 支持 1 路时钟输出，可配置为 SYSCLK、HSI_8M、HSE、LSI、可分频的 PLL 时钟输出
- 复位
 - 支持上电/掉电/外部引脚复位
 - 支持可编程的低电压检测复位
 - 支持看门狗复位、软件复位
- 通信接口
 - 5 个 UART 接口，支持异步模式、多处理器通信模式、单线半双工模式

- 3 个 SPI 接口，最大工作速率高达 16MHz
- 2 个 I2C 接口，速率高达 1MHz，主从模式可配
- 1 个 CAN 2.0A/B 总线接口，速率高达 1Mbps
- 1 个高速 DMA 控制器，支持 5 通道，通道源地址及目的地址任意可配
- 1 个 RTC 实时时钟，支持闰年万年历，闹钟事件，周期性唤醒，支持内外部时钟校准
- Segment LCD 显示驱动器，最高支持 256 段（8x32）或 144 段（4x36）或 111 段（3x37）
- 模拟接口
 - 1 个 12bits 1Msps 高速 ADC，多达 15 个外部单端输入通道
 - 4 个高速模拟比较器，内置 64 级可调比较基准
 - 1 个 8/12bit DAC
 - 内部 1.2V 独立参考电压参考源
 - 内部集成低压检查单元
- 最多支持 61 个支持复用功能的 GPIOs.
- 1 个蜂鸣器，16mA 输出驱动能力
- 定时计数器
 - 1 个 16bit 高级定时计数器，支持输入捕获，输出比较功能；每个定时器有 5 个独立的通道，其中 4 个通道支持 8 路互补 PWM 输出
 - 4 个 16bit 通用定时计数器，每个定时器有 4 个独立通道，支持输入捕获/输出比较/PWM 输出/单脉冲模式输出
 - 1 个 16bit 基本定时计数器，支持 STOP 唤醒低功耗模式
 - 1x 24bit SysTick
 - 1x 14bit 窗口看门狗(WWDG)
 - 1x 12bit 独立看门狗(IWDG)
- 编程方式
 - 支持 SWD 在线调试接口
 - 支持 UART Bootloader
- 安全特性
 - CRC16 运算
 - 内置密码算法硬件加速引擎
 - Flash 存储加密，多用户分区管理（MMU）
 - 支持写保护（WRP），多种读保护（RDP）等级（L0/L1/L2）
 - 支持外部时钟失效监测，防拆监测
- 96 位 UID 及 128 位 UCID
- 工作条件

- 工作电压范围: 2.0V~5.5V
- 工作温度范围: -40°C~105°C

● 封装

- LQFP64(14mm x 14mm)
- LQFP64(10mm x10mm,0.8mm pitch)
- LQFP64(7mm x7mm,0.4mm pitch)
- LQFP48(7mm x7mm,0.5mm pitch)
- LQFP44(10mm x10mm,0.8mm pitch,pinouts 1)
- LQFP44(10mm x10mm,0.8mm pitch,pinouts 2)
- QFN32(5mm x5mm,0.5mm pitch)

1 订购信息

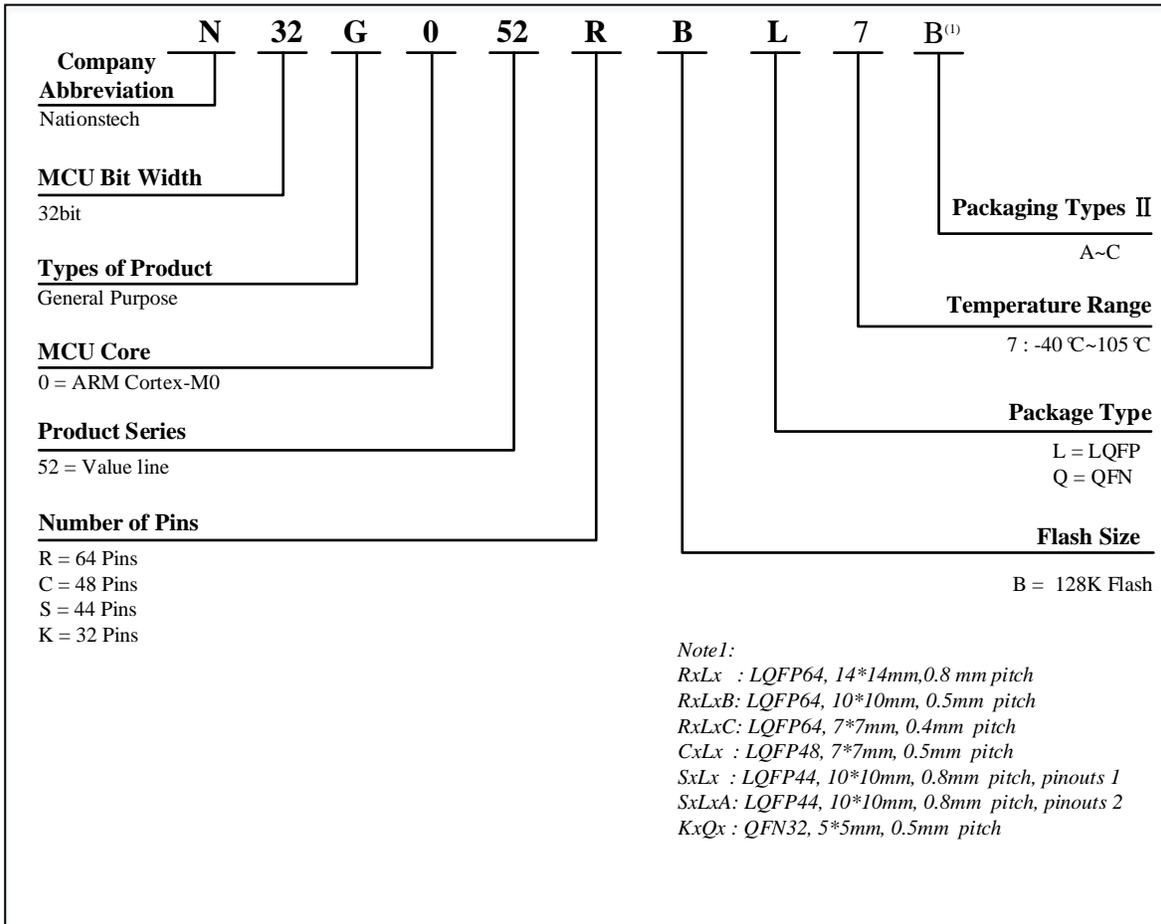


表 1-1 N32G052 系列订货代码信息

| 订购型号 ⁽¹⁾ | 封装 | 封装尺寸 | 包装 ⁽²⁾ | SPQ ⁽³⁾ | 温度范围 |
|---------------------|--------|---------|-------------------|--------------------|-------------|
| N32G052RBL7 | LQFP64 | 14*14mm | Tray | 90 | -40°C~105°C |
| N32G052RBL7B | LQFP64 | 10*10mm | Tray | 160 | -40°C~105°C |
| N32G052RBL7C | LQFP64 | 7*7mm | Tray | 250 | -40°C~105°C |
| N32G052CBL7 | LQFP48 | 7*7mm | Tray | 250 | -40°C~105°C |
| N32G052SBL7 | LQFP44 | 10*10mm | Tray | 160 | -40°C~105°C |
| N32G052SBL7A | LQFP44 | 10*10mm | Tray | 160 | -40°C~105°C |
| N32G052KBQ7 | QFN32 | 5*5mm | Tray | 490 | -40°C~105°C |
| | | | Reel | 2500 | |

1. 最新详细订购信息见选型手册。
2. 此包装为基础包装，如果有其他需求，请联系国民技术
3. 最小包装数量

2 产品型号资源配置

表 2-1 N32G052 系列资源配置

| 器件型号 | | N32G052RBL7 | N32G052RBL7B | N32G052RBL7C | N32G052CBL7 | N32G052KBQ7 |
|----------------|--------|---------------------------------|---------------------------------|-------------------------------|-------------------------------|------------------------------|
| Flash (KB) | | 128 | 128 | 128 | 128 | 128 |
| DATA flash(KB) | | 8 | 8 | 8 | 8 | 8 |
| SRAM (KB) | | 16 | 16 | 16 | 16 | 16 |
| CPU 频率 | | ARM Cortex-M0 @64MHz | ARM Cortex-M0 @64MHz | ARM Cortex-M0 @64MHz | ARM Cortex-M0 @64MHz | ARM Cortex-M0 @64MHz |
| 工作环境 | | 2.0~5.5V/- 40~105°C | 2.0~5.5V/- 40~105°C | 2.0~5.5V/- 40~105°C | 2.0~5.5V/- 40~105°C | 2.0~5.5V/- 40~105°C |
| 定时器 | 高级 | 1 | 1 | 1 | 1 | 1 |
| | 通用 | 4 | 4 | 4 | 4 | 4 |
| | 基本 | 1 | 1 | 1 | 1 | 1 |
| | Beeper | 1 | 1 | 1 | 1 | 1 |
| 通讯 接口 | SPI | 3 | 3 | 3 | 3 | 3 |
| | I2C | 2 | 2 | 2 | 2 | 2 |
| | UART | 5 | 5 | 5 | 5 | 5 |
| | CAN | 1 | 1 | 1 | 1 | 1 |
| GPIO | | 61 | 61 | 61 | 45 | 29 |
| DMA | | 1x 5 Channel | 1x 5 Channel | 1x 5 Channel | 1x 5 Channel | 1x 5 Channel |
| RTC | | 1 | 1 | 1 | 1 | 1 |
| 12bit ADC | | 1x 15Channel | 1x 15Channel | 1x 15Channel | 1x 12Channel | 1x 8Channel |
| 12bit DAC | | 1x 1Channel | 1x 1Channel | 1x 1Channel | 1x 1Channel | 1x 1Channel |
| COMP | | 4 | 4 | 4 | 4 | 3 |
| Segment LCD | | 8x32/4x36/ 3*37 | 8x32/4x36/ 3*37 | 8x32/4x36/ 3*37 | 8x22/4x26/ 3*27 | 4*11/2*13 |
| 算法支持 | | CRC16 | CRC16 | CRC16 | CRC16 | CRC16 |
| 安全保护 | | 读写保护 (RDP/WRP) | 读写保护 (RDP/WRP) | 读写保护 (RDP/WRP) | 读写保护 (RDP/WRP) | 读写保护 (RDP/WRP) |
| 封装尺寸 | | LQFP64(14*14mm, 0.8mm pitch) | LQFP64(10*10mm, 0.8mm pitch) | LQFP64(7*7mm, 0.4mm pitch) | LQFP48(7*7mm, 0.5mm pitch) | QFN32(5x5mm, 0.5mm pitch) |

| 器件型号 | N32G052SBL7 | N32G052SBL7A |
|----------------|----------------------|----------------------|
| Flash (KB) | 128 | 128 |
| DATA flash(KB) | 8 | 8 |
| SRAM (KB) | 16 | 16 |
| CPU 频率 | ARM Cortex-M0 @64MHz | ARM Cortex-M0 @64MHz |

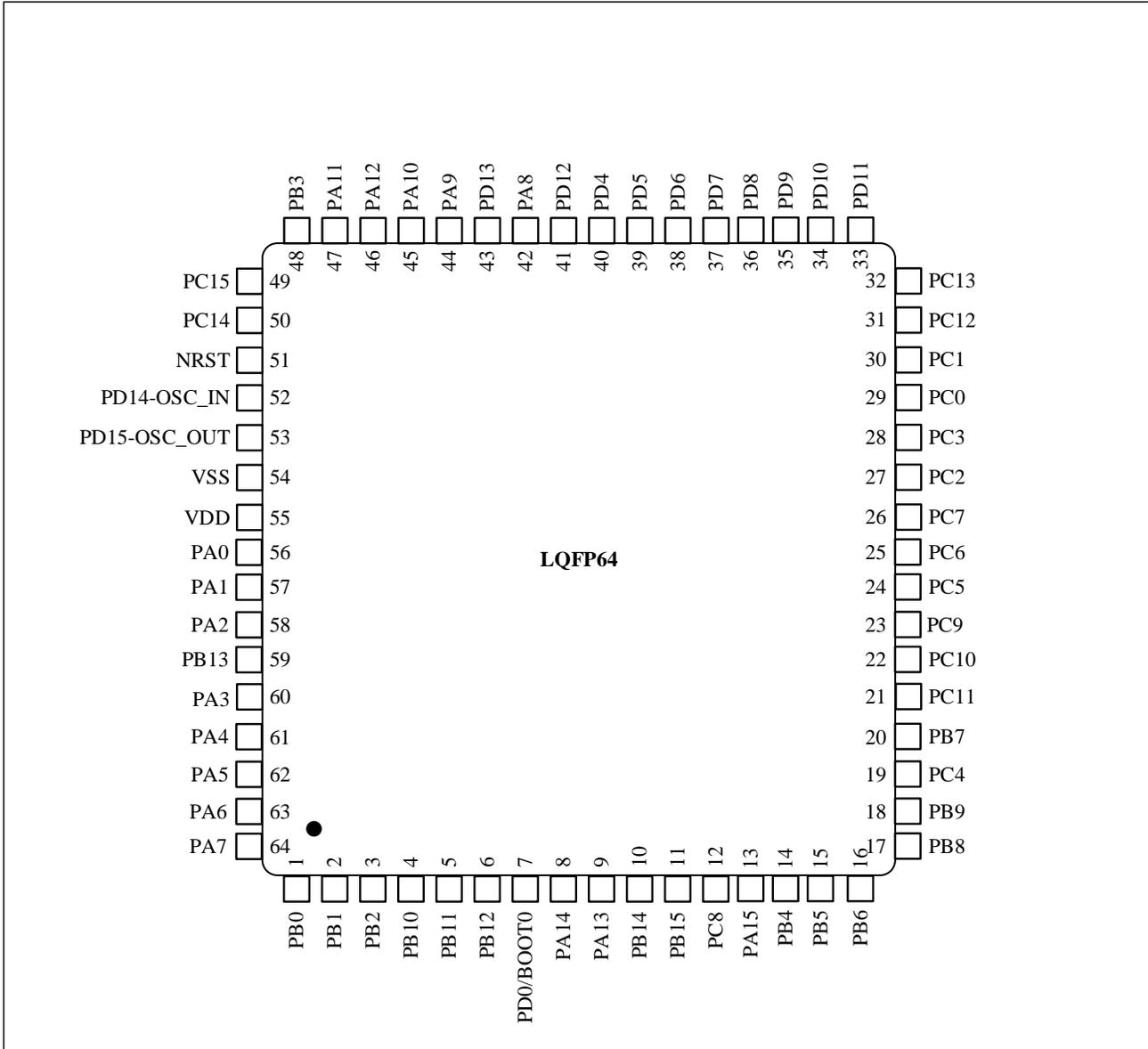
| 工作环境 | | 2.0~5.5V/-40~105°C | 2.0~5.5V/-40~105°C |
|-------------|--------|--|--|
| 定时器 | 高级 | 1 | 1 |
| | 通用 | 4 | 4 |
| | 基本 | 1 | 1 |
| | Beeper | 1 | 1 |
| 通讯接口 | SPI | 3 | 3 |
| | I2C | 2 | 2 |
| | UART | 5 | 5 |
| | CAN | 1 | 1 |
| GPIO | | 41 | 41 |
| DMA | | 1x 5 Channel | 1x 5 Channel |
| RTC | | 1 | 1 |
| 12bit ADC | | 1x 15Channel | 1x 15Channel |
| 12bit DAC | | 1x 1Channel | 1x 1Channel |
| COMP | | 4 | 4 |
| Segment LCD | | 3*27 | 3*27 |
| 算法支持 | | CRC16 | CRC16 |
| 安全保护 | | 读写保护 (RDP/WRP) | 读写保护 (RDP/WRP) |
| 封装尺寸 | | LQFP44(10*10mm, 0.8mm pitch, pinouts 1) | LQFP44(10*10mm, 0.8mm pitch, pinouts 2) |

3 封装

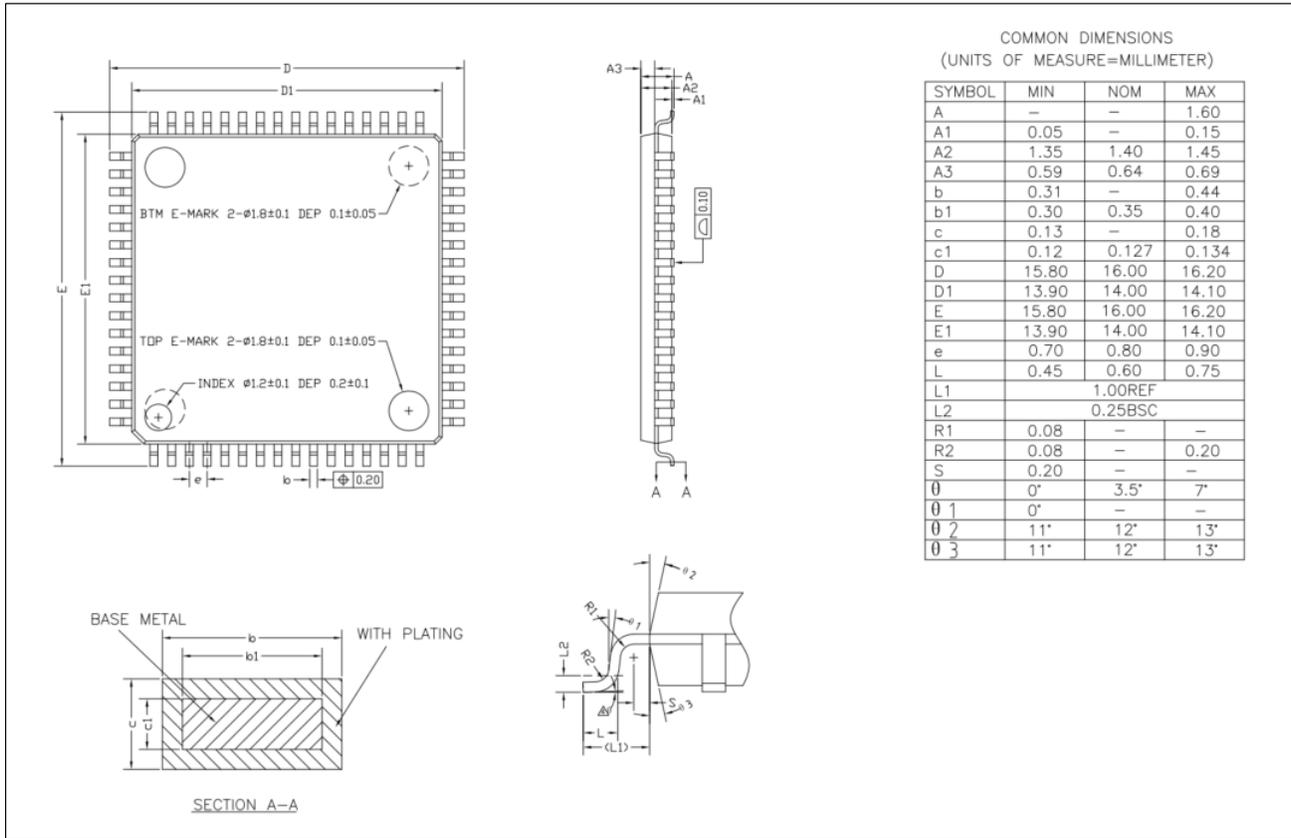
3.1 LQFP64

3.1.1 LQFP64 引脚分布

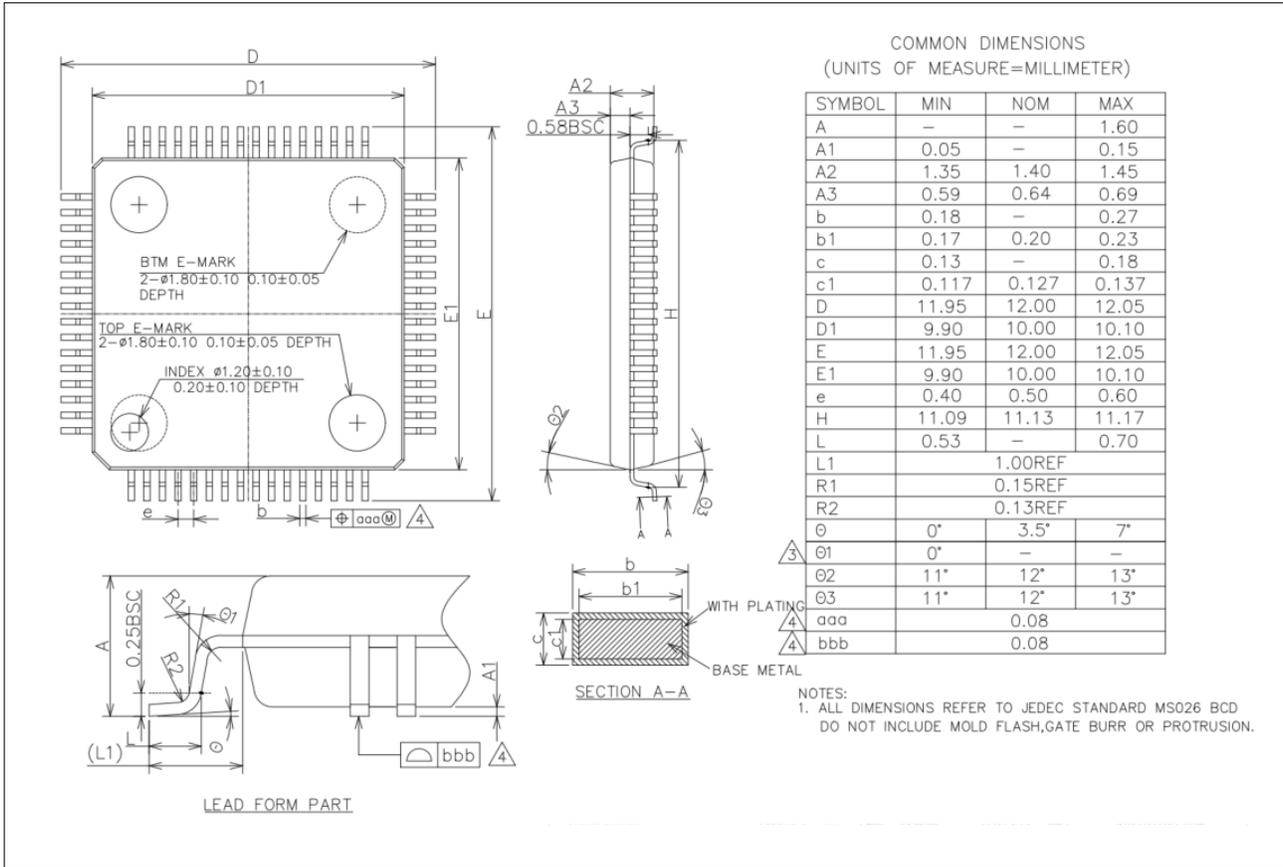
N32G052RBL7/ N32G052RBL7B/ N32G052RBL7C 引脚排序一致。



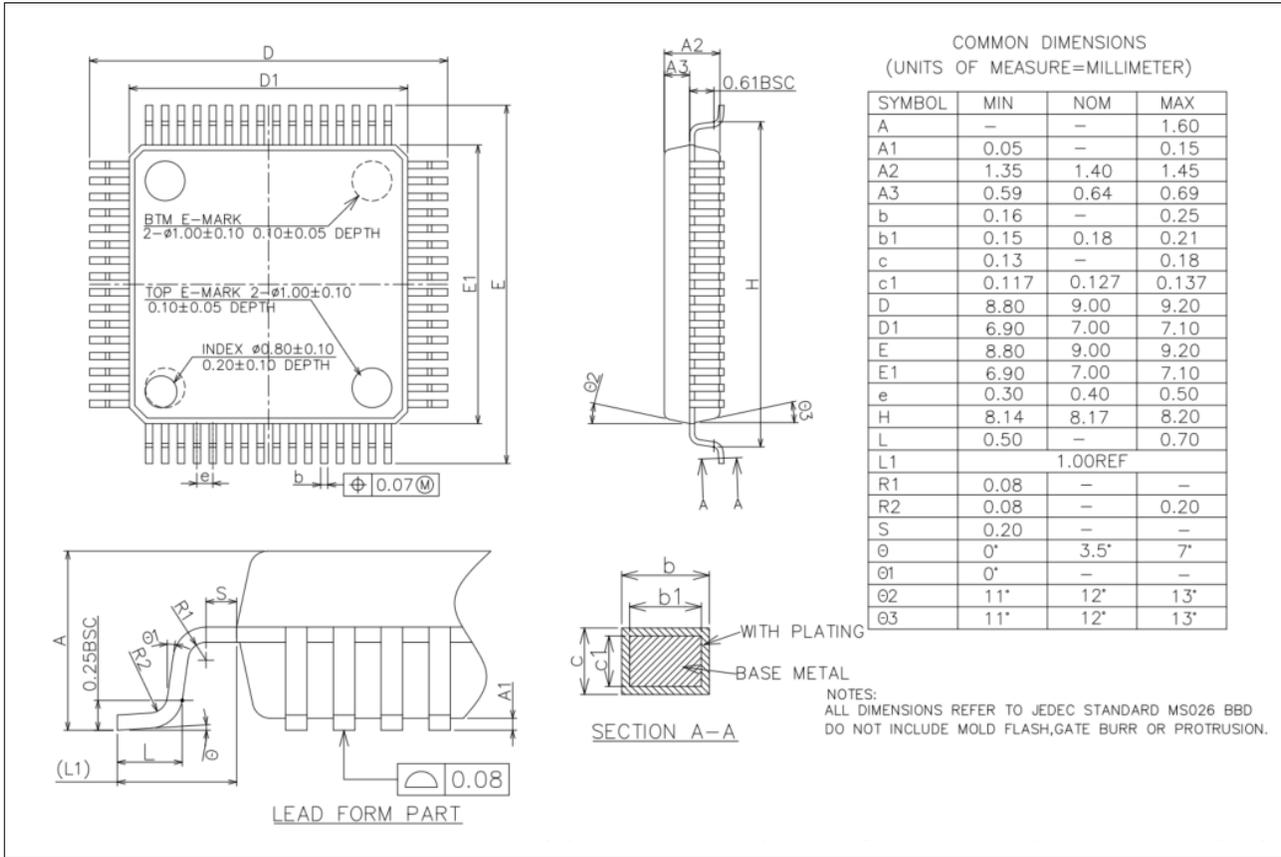
3.1.2 LQFP64 (14x14mm)封装尺寸



3.1.3 LQFP64 (10x10mm)封装尺寸

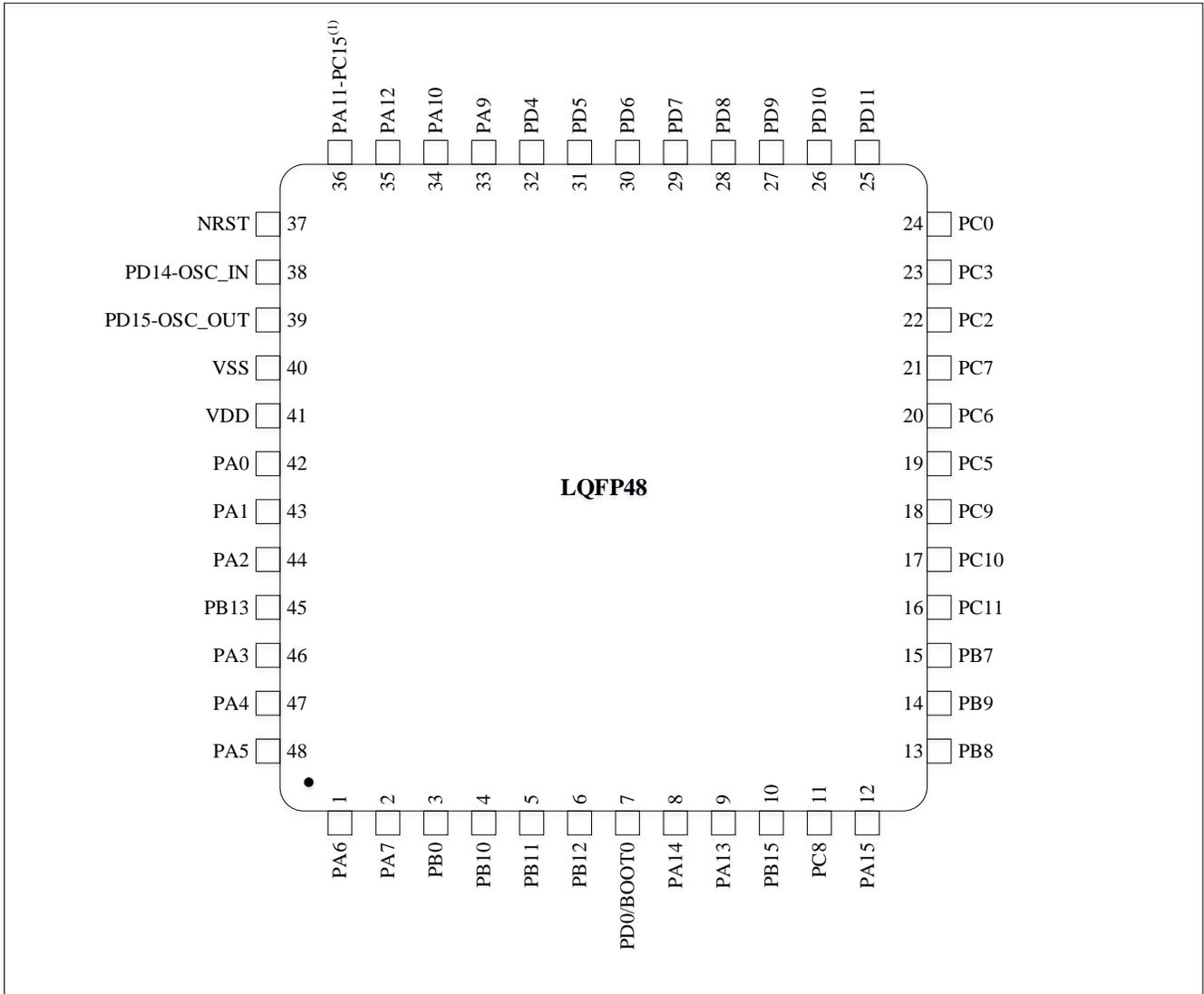


3.1.4 LQFP64 (7x7mm)封装尺寸



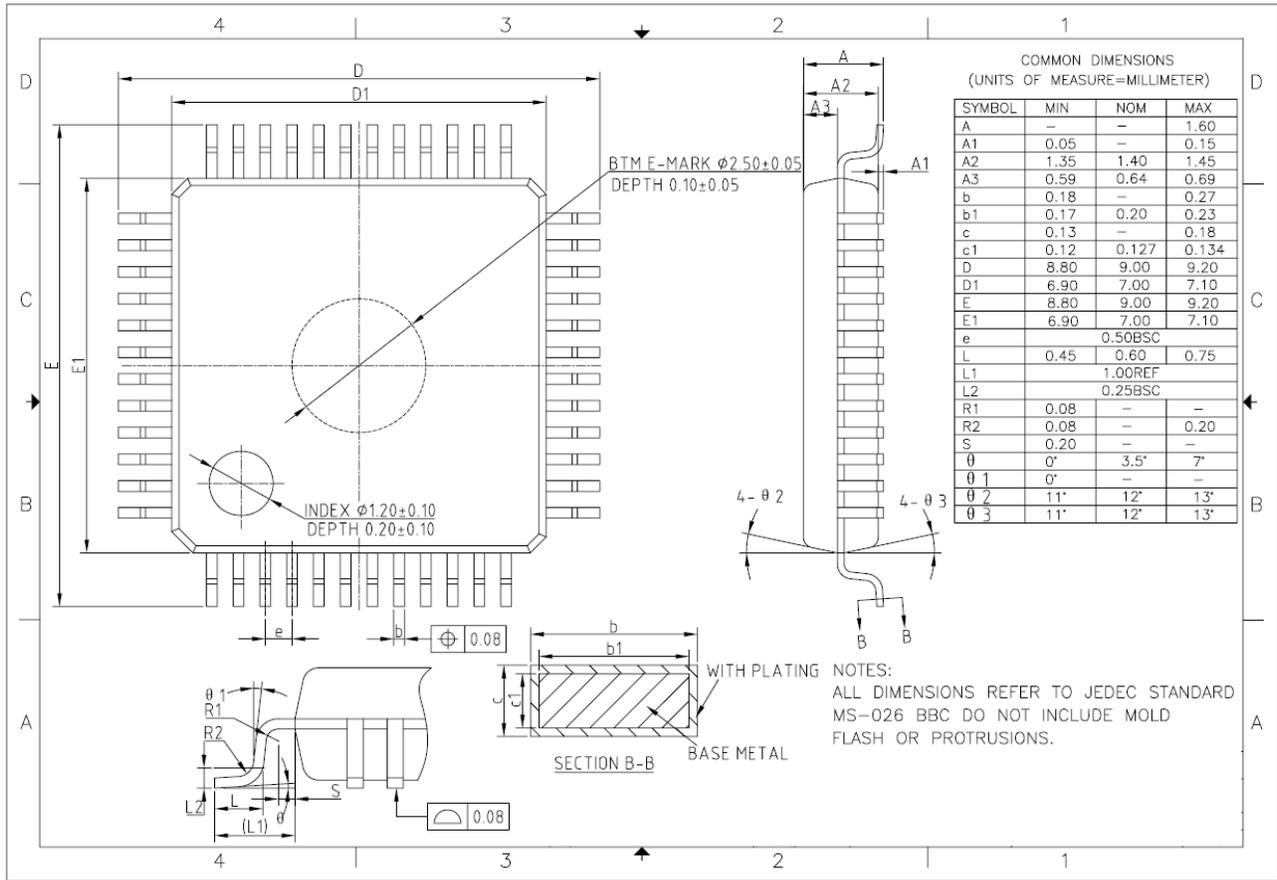
3.2 LQFP48

3.2.1 LQFP48 引脚分布



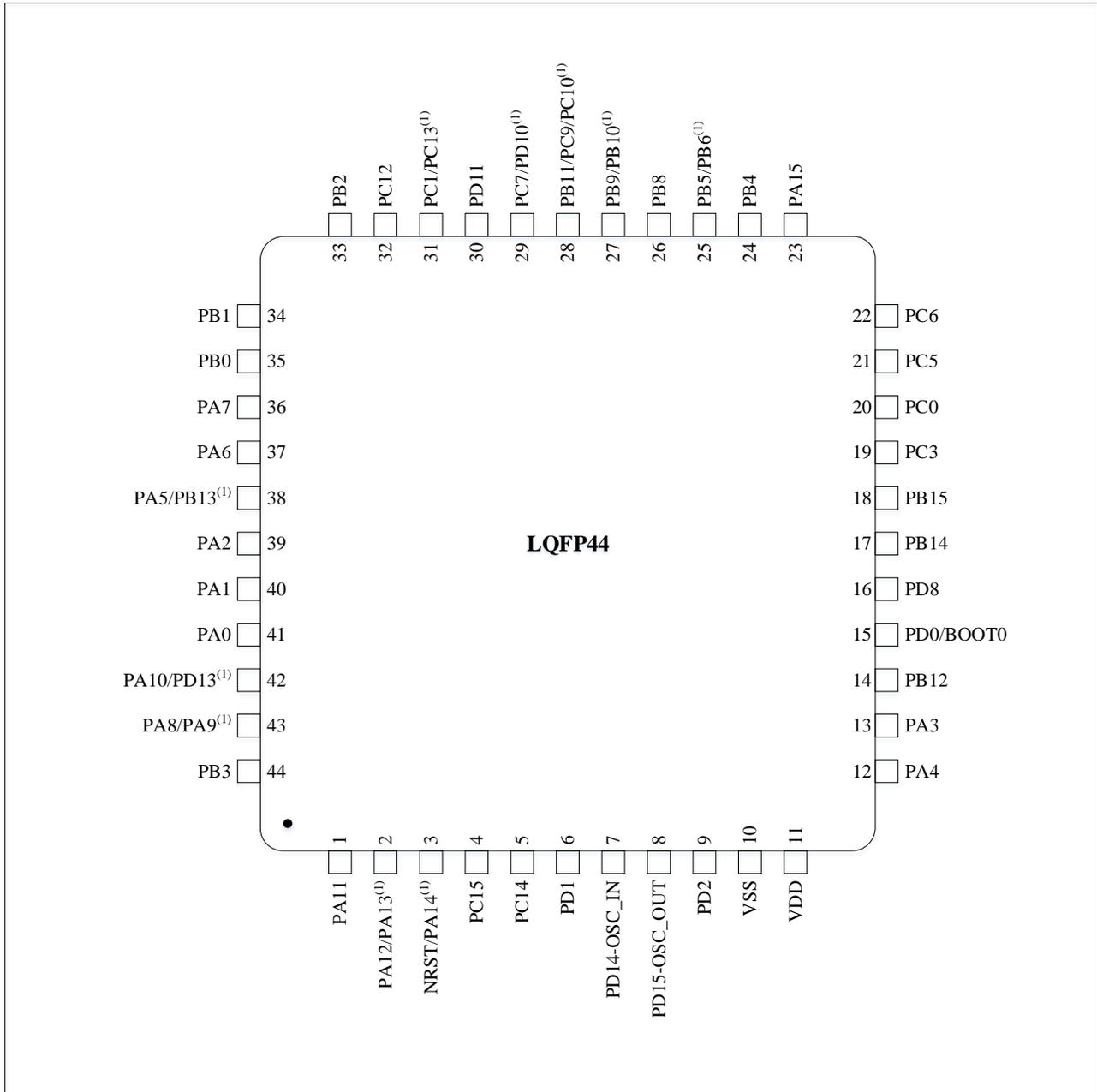
1. 36pin 为组合 IO，为 PA11 和 PC15 组合；只能同时使用其中一个 IO 的功能，且在同一 pin 上的其他 IO 必须配置成模拟模式，以免影响正在使用的 IO。

3.2.2 LQFP48 (7x7mm)封装尺寸



3.3 LQFP44

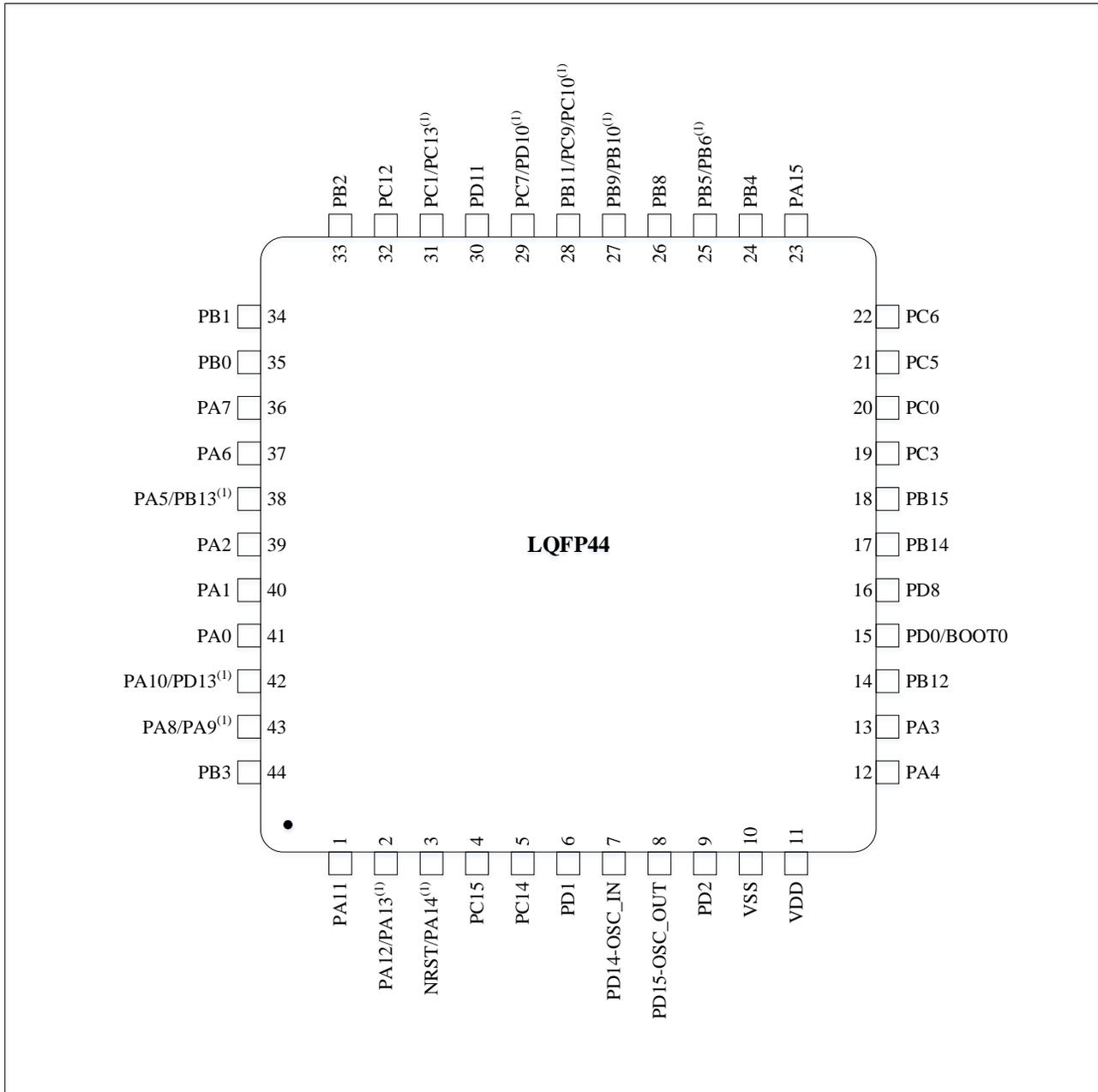
3.3.1 LQFP44 引脚分布 1



1. 2pin、3pin、25pin、27pin、28pin、29pin、31pin、38pin、42pin 和 43pin 为组合 IO，其中第 2pin 为 PA12 和 PA13 组合，其中第 3pin 为 NRST 和 PA14 组合（PA14 仅用作调试使用，生产设计上不建议使用 PA14 引脚功能），其中第 25pin 为 PB5 和 PB6 组合，其中第 27pin 为 PB9 和 PB10 组合，其中第 28pin 为 PB11、PC9 和 PC10 组合，其中第 29pin 为 PC7 和 PD10 组合，其中第 31pin 为 PC1 和 PC13 组合，其中第 38pin 为 PA5 和 PB13 组合，其中第 42pin 为 PA10 和 PD13 组合，其中第 43pin 为 PA8 和 PA9 组合；只

能同时使用其中一个IO的功能，且在同一pin上的其他IO必须配置成模拟模式，以免影响正在使用的IO。

3.3.2 LQFP44 引脚分布 2

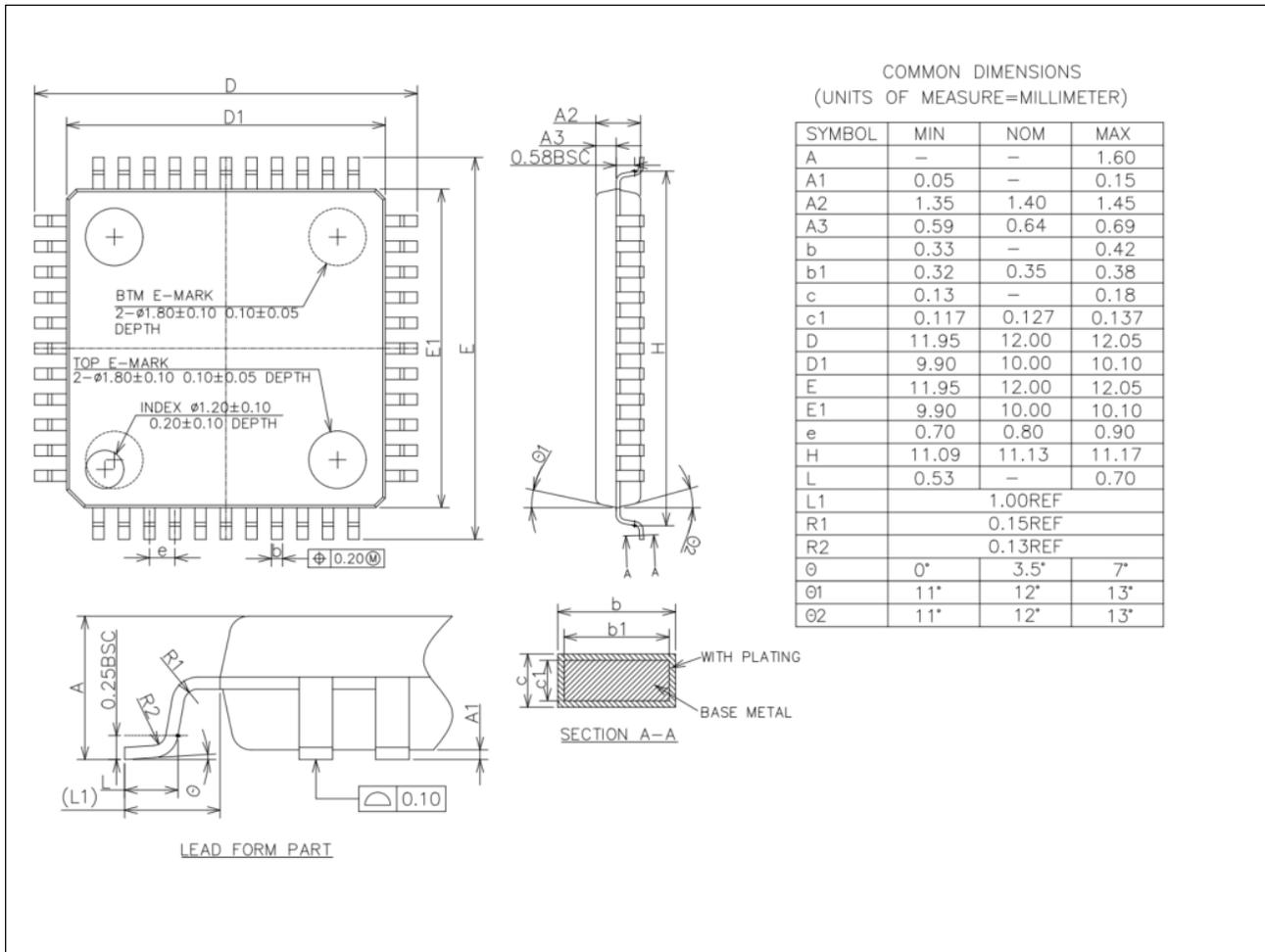


1. 2pin、6pin、25pin、27pin、28pin、29pin、31pin、38pin、42pin 和 43pin 为组合IO，其中第2pin 为PA12 和PA13 组合，其中第6pin 为PD1 和PA14 组合，其中第25pin 为PB5 和PB6 组合，其中第27pin 为PB9 和PB10 组合，其中第28pin 为PB11、PC9 和PC10 组合，其中第29pin 为PC7 和PD10 组合，其中第

31pin 为 PC1 和 PC13 组合，其中第 38pin 为 PA5 和 PB13 组合，其中第 42pin 为 PA10 和 PD13 组合，其中第 43pin 为 PA8 和 PA9 组合；只能同时使用其中一个 IO 的功能，且在同一 pin 上的其他 IO 必须配置成模拟模式，以免影响正在使用的 IO。

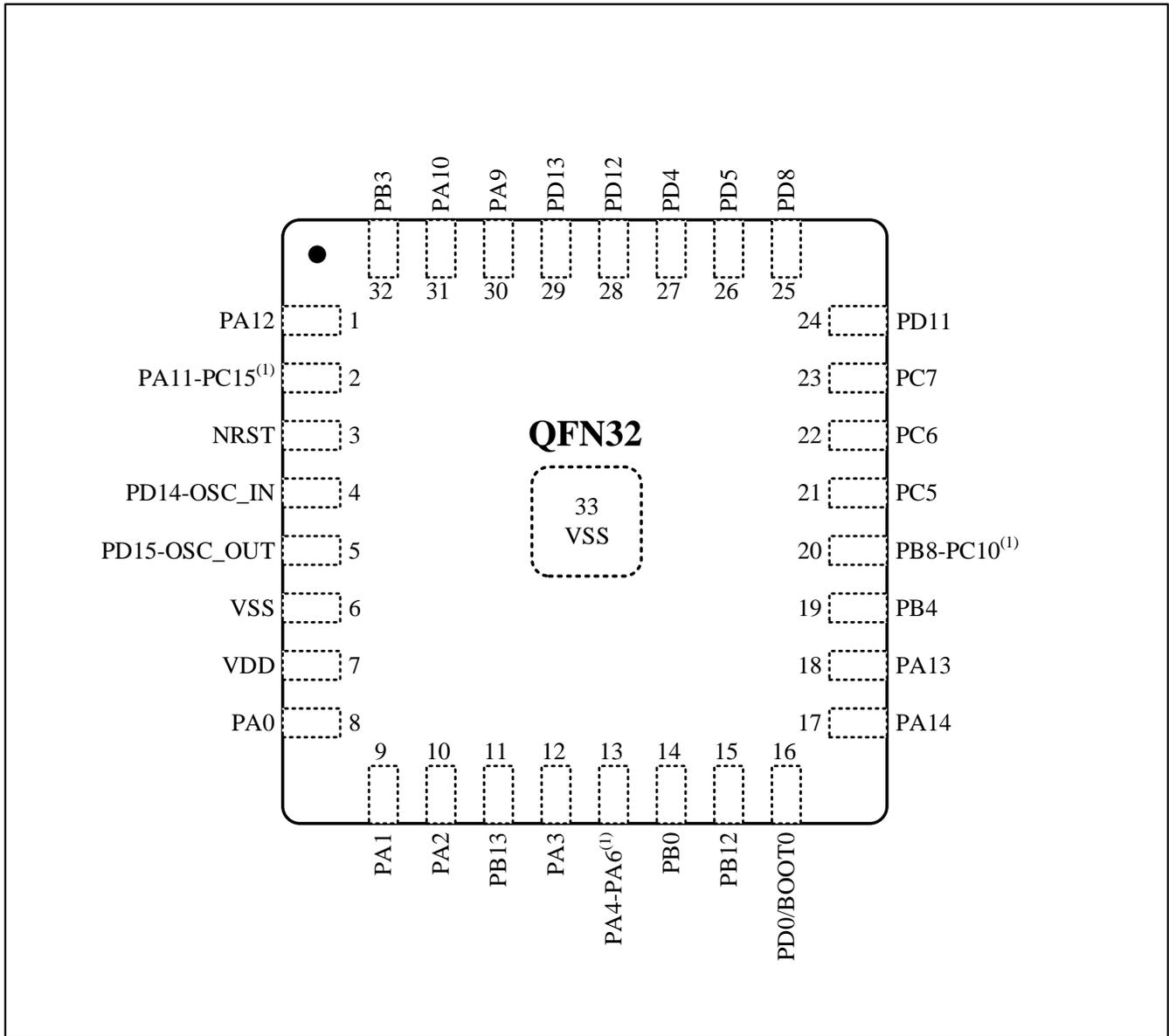
3.3.3 LQFP44 (10x10mm)封装尺寸

N32G052SBL7/ N32G052SBL7A 封装尺寸一致



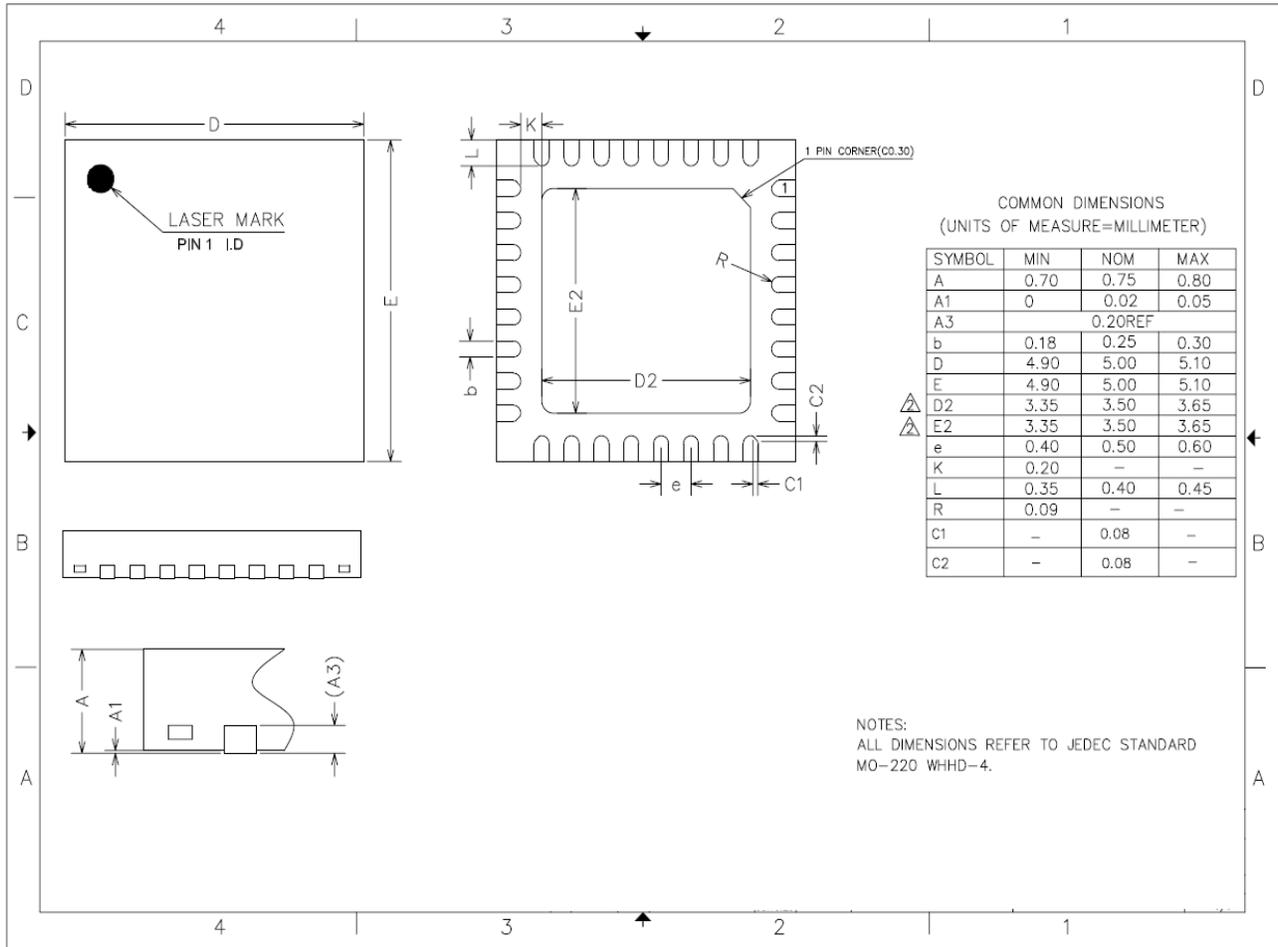
3.4 QFN32

3.4.1 QFN32 引脚分布



2. 2pin、13pin 和 20pin 为组合 IO，其中第 2pin 为 PA11 和 PC15 组合，其中第 13pin 为 PA4 和 PA6 组合，其中第 20pin 为 PB8 和 PC10 组合；只能同时使用其中一个 IO 的功能，且在同一 pin 上的其他 IO 必须配置成模拟模式，以免影响正在使用的 IO。

3.4.2 QFN32 (5x5mm)封装尺寸



4 历史版本

| 版本 | 日期 | 备注 |
|--------|-----------|--|
| V1.0.0 | 2024.7.18 | 初版发布 |
| V1.1.0 | 2024.11.8 | 1. 新增 LQFP44 的两个封装型号 2. 删除 PD 模式下所有电源关闭描述 3. 命名规则更改为订购信息 |

5 声明

国民技术股份有限公司（下称“国民技术”）对此文档拥有专属产权。依据中华人民共和国的法律、条约以及世界其他法域相适用的管辖，此文档及其中描述的国民技术产品（下称“产品”）为公司所有。

国民技术在此并未授予专利权、著作权、商标权或其他任何知识产权许可。所提到或引用的第三方名称或品牌（如有）仅用作区别之目的。

国民技术保留随时变更、订正、增强、修改和改良此文档的权利，恕不另行通知。请使用者在下单购买前联系国民技术获取此文档的最新版本。

国民技术竭力提供准确可信的资讯，但即便如此，并不推定国民技术对此文档准确性和可靠性承担责任。

使用此文档信息以及生成产品时，使用者应当进行合理的设计、编程并测试其功能性和安全性，国民技术不对任何因使用此文档或本产品而产生的任何直接、间接、意外、特殊、惩罚性或衍生性损害结果承担责任。

国民技术对于产品在系统或设备中的应用效果没有任何故意或保证，如有任何应用在其发生操作不当或故障情况下，有可能致使人员伤亡、人身伤害或严重财产损失，则此类应用被视为“不安全使用”。

不安全使用包括但不限于：外科手术设备、原子能控制仪器、飞机或宇宙飞船仪器、所有类型的安全装置以及其他旨在支持或维持生命的应用。

所有不安全使用的风险应由使用人承担，同时使用人应使国民技术免于因为这类不安全使用而导致被诉、支付费用、发生损害或承担责任时的赔偿。

对于此文档和产品的任何明示、默示之保证，包括但不限于适销性、特定用途适用性和不侵权的保证，国民技术可在法律允许范围内进行免责。

未经明确许可，任何人不得以任何理由对此文档的全部或部分进行使用、复制、修改、抄录和传播。