

N32G031 x6/x8

产品简介

N32G031 系列采用 32 bit ARM Cortex-M0 内核，最高工作主频 48MHz，集成多达 64KB Flash, 8KB SRAM, 1x12bit 1Msps ADC, 1xOPAMP, 1xCOMP, 集成多路 U(S)ART、I2C、SPI 通信接口

关键特性

- 内核 CPU
 - 32 位 ARM Cortex-M0 内核，单周期硬件乘法指令
 - 最高主频 48MHz
- 加密存储器
 - 高达 64KByte 片内 Flash，支持加密存储，支持硬件 ECC 校验，10 万次擦写次数，10 年数据保持
 - 8KByte 片内 SRAM，支持硬件奇偶校验
- 低功耗管理
 - Stop 模式：RTC Run，最大 8KByte Retention SRAM 保持，CPU 寄存器保持，所有 IO 保持
 - Power Down 模式：支持 3 路 IO 唤醒
- 时钟
 - HSE：4MHz~20MHz 外部高速晶体
 - LSE：32.768KHz 外部低速晶体
 - HSI：内部高速 RC OSC 8MHz
 - LSI：内部低速 RC OSC 30KHz
 - 内置高速 PLL
 - 支持 2 路时钟输出，可配置为系统时钟、HSE、HSI、LSE、LSI 或分频后的 PLL 输出
- 复位
 - 支持上电/掉电/外部引脚复位
 - 支持看门狗复位
- 通信接口
 - 3 个 U(S)ART 接口，最高速率达 3 Mbps，其中 2 个 USART 接口（支持 1xISO7816, 1xIrDA, LIN），其中 1 路支持低功耗特性（LPUART，此模式下最高通讯速率 9600bps），可唤醒 Stop 模式
 - 2 个 SPI 接口，速率高达 18 MHz，其中 1 个支持与 I2S 复用
 - 2 个 I2C 接口，速率高达 1 MHz，主从模式可配，从机模式下支持双地址响应
- 模拟接口
 - 1 个 12bit 1Msps 高速 ADC，多达 12 路外部单端输入通道
 - 1 个运算放大器，内置最大 32 倍可编程增益放大

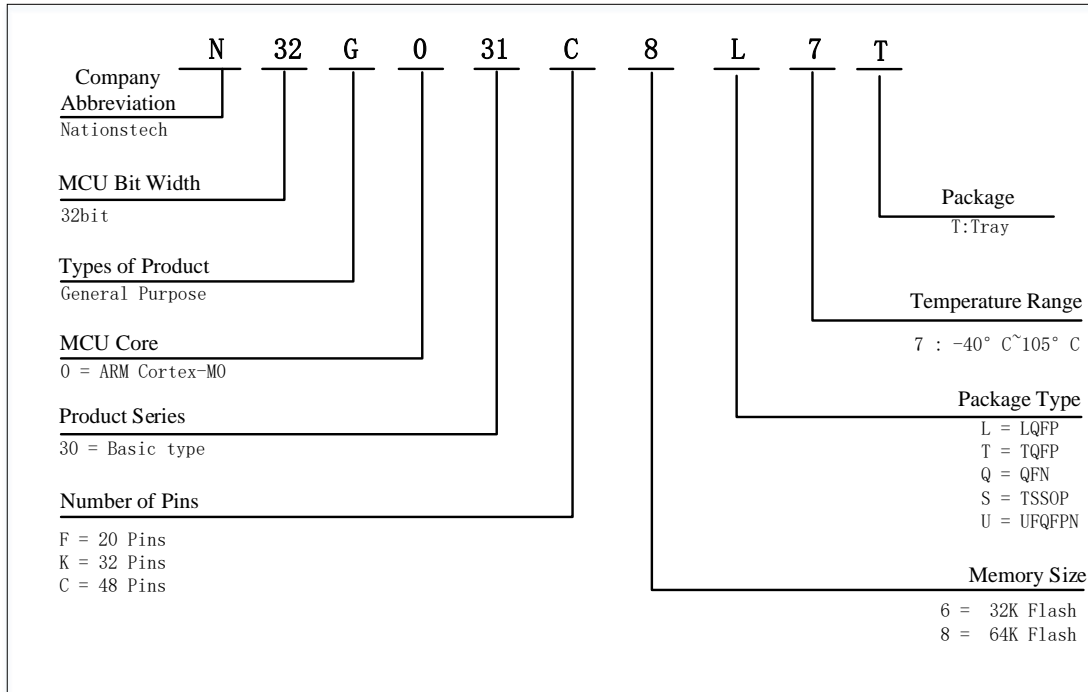
- 1 个高速模拟比较器，内置 64 级可调比较基准
- 最大支持 40 个支持复用功能的 GPIOs.
- 1 个高速 5 通道 DMA 控制器，通道源地址及目的地址任意可配
- RTC 实时时钟，支持闰年万年历，闹钟事件，周期性唤醒，支持内外部时钟校准
- 1 路蜂鸣器，支持互补输出，驱动能力最大 16mA
- **定时计数器**
 - 2 个 16bit 高级定时计数器，支持输入捕获，互补输出，正交编码输入等功能；每个定时器有 4 个独立的通道，其中 3 个通道支持 6 路互补 PWM 输出
 - 1 个 16bit 通用定时计数器，每个定时器有 4 个独立通道，支持输入捕获/输出比较/PWM 输出
 - 1 个 16bit 基础定时计数器
 - 1 个 16bit 低功耗定时计数器
 - 1x 24bit SysTick
 - 1x 7bit 窗口看门狗(WWDG)
 - 1x 12bit 独立看门狗(IWDG)
- **编程方式**
 - 支持 SWD 在线调试接口
 - 支持 UART Bootloader
- **硬件除法器 HDIV 和均方根 SQRT 加速**
- **安全特性**
 - Flash 存储加密
 - CRC16/32 运算
 - 支持写保护 (WRP)，多种读保护 (RDP) 等级 (L0/L1/L2)
 - 支持时钟失效监测，防拆监测
- **96 位 UID 及 128 位 UCID**
- **工作条件**
 - 工作电压范围：1.8V~5.5V
 - 工作温度范围：-40°C~105°C
 - ESD: ±4KV (HBM 模型), ±1KV (CDM 模型)
- **封装**
 - UFQFPN20(3mm x 3mm)
 - TSSOP20(6.5mm x 4.4mm)
 - QFN32(4mm x 4mm)
 - QFN32(5mm x 5mm)

- LQFP32(7mm x 7mm)
- LQFP48(7mm x 7mm)

● 订购型号

| 系列 | 型号 |
|-----------|---|
| N32G031x6 | N32G031F6U7, N32G031F6S7 |
| N32G031x8 | N32G031K6L7, N32G031K6Q7, N32G031K6Q7-1 N32G031F8U7, N32G031F8S7 N32G031K8L7, N32G031K8Q7, N32G031K8Q7-1 N32G031C8L7 |

1 命名规则



2 产品型号资源配置

表 2-1 N32G031 系列资源配置(1)

| 器件型号 | | N32G031 F8U7 | N32G031 F8S7 | N32G031 K8Q7 | N32G031 K8Q7-1 | N32G031 K8L7 | N32G031 C8L7 |
|---------------------------------|----------|----------------------|---------------------|----------------------|-------------------|----------------------|-----------------|
| Flash 容量 (KB) | | 64 | 64 | 64 | 64 | 64 | 64 |
| SRAM 容量 (KB) | | 8 | 8 | 8 | 8 | 8 | 8 |
| CPU 频率 | | ARM Cortex-M0 @48MHz | | | | | |
| 工作环境 | | 1.8~5.5V/-40~105℃ | | | | | |
| 定时 器 | 通用 | 1 | | | | | |
| | 高级 | 2 | | | | | |
| | 基本 | 1 | | | | | |
| | LPTIM | 1 | | | | | |
| | RTC | 1 | | | | | |
| 通讯 接口 | SPI | 2 | | | | | |
| | I2S | 1 | | | | | |
| | I2C | 2 | | | | | |
| | USART | 2 | | | | | |
| | LPUART | 1 | | | | | |
| GPIO | | 16 | | 28 | | 26 | 40 |
| DMA Number of Channels | | 5 | | | | | |
| 12bit ADC Number of channels | | 1x12bit 7Channel | 1x12bit 9Channel | 1x12bit 10Channel | | 1x12bit 12Channel | |
| OPA/COMP | | 1/1 | | | | | |
| Beeper | | 1 | | | | | |
| 算法支持 | | CRC16/CRC32 | | | | | |
| 安全保护 | | 读写保护 (RDP/WRP)、存储加密 | | | | | |
| 封装 | UFQFPN20 | TSSOP20 | QFN32 | QFN32 | LQFP32 | LQFP48 | |
| | | | (5mx5m) | (4mx4m) | | | |

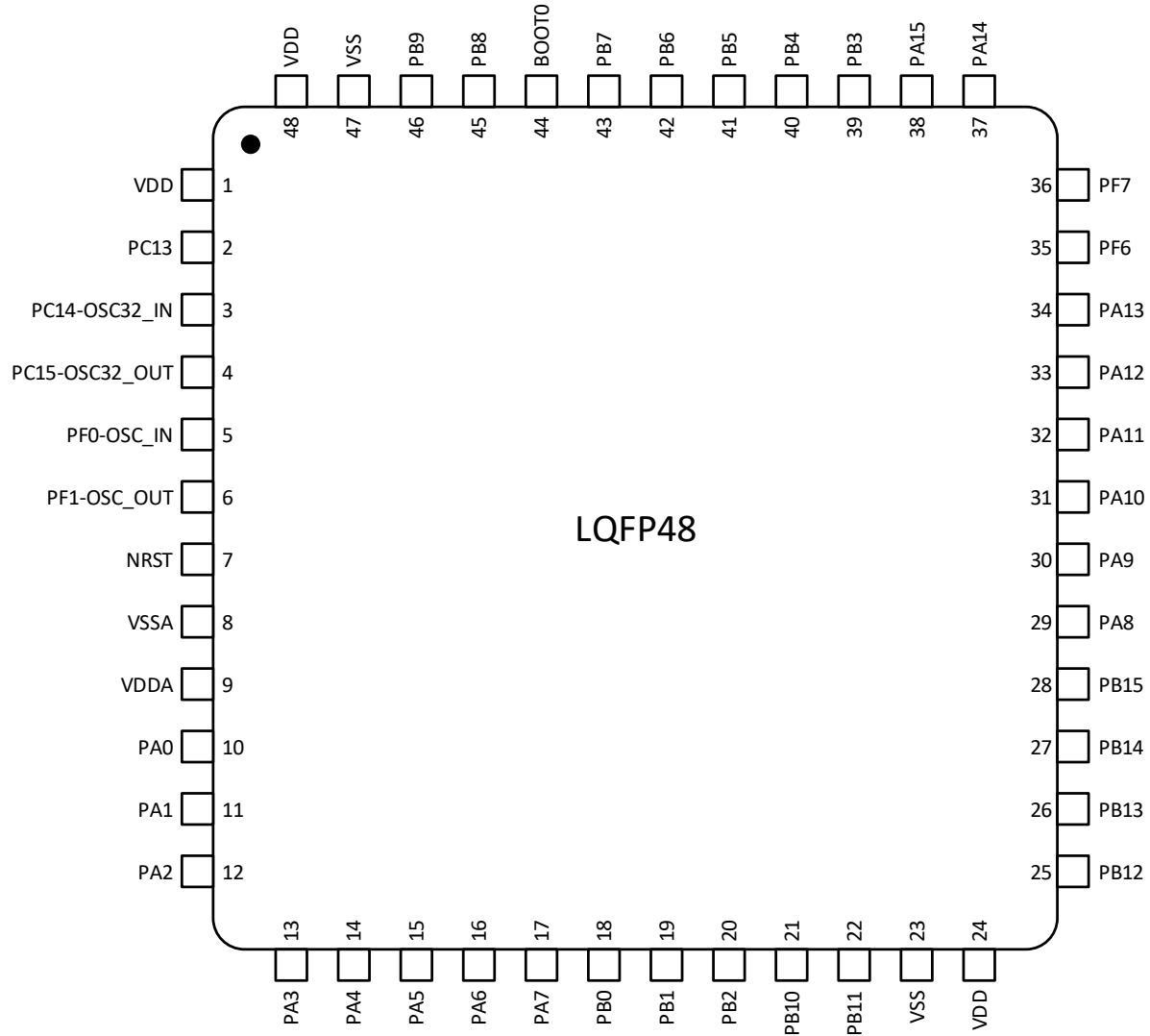
表 2-2 N32G031 系列资源配置(2)

| 器件型号 | | N32G031 F6U7 | N32G031 F6S7 | N32G031 K6Q7 | N32G031 K6Q7-1 | N32G031 K6L7 |
|---------------------------------|--------|----------------------|---------------------|----------------------|-------------------|-----------------|
| Flash 容量 (KB) | | 32 | 32 | 32 | 32 | 32 |
| SRAM 容量 (KB) | | 8 | 8 | 8 | 8 | 8 |
| CPU 频率 | | ARM Cortex-M0 @48MHz | | | | |
| 工作环境 | | 1.8~5.5V/-40~105°C | | | | |
| 定时器 | 通用 | 1 | | | | |
| | 高级 | 2 | | | | |
| | 基本 | 1 | | | | |
| | LPTIM | 1 | | | | |
| | RTC | 1 | | | | |
| 通讯接口 | SPI | 2 | | | | |
| | I2S | 1 | | | | |
| | I2C | 2 | | | | |
| | USART | 2 | | | | |
| | LPUART | 1 | | | | |
| GPIO | | 16 | | 28 | | 26 |
| DMA Number of Channels | | 5 | | | | |
| 12bit ADC Number of channels | | 1x12bit 7Channel | 1x12bit 9Channel | 1x12bit 10Channel | | |
| OPA/COMP | | 1/1 | | | | |
| Beeper | | 1 | | | | |
| 算法支持 | | CRC16/CRC32 | | | | |
| 安全保护 | | 读写保护 (RDP/WRP)、存储加密 | | | | |
| 封装 | | UFQFPN20 | TSSOP20 | QFN32 (5mx5m) | QFN32 (4mx4m) | LQFP32 |

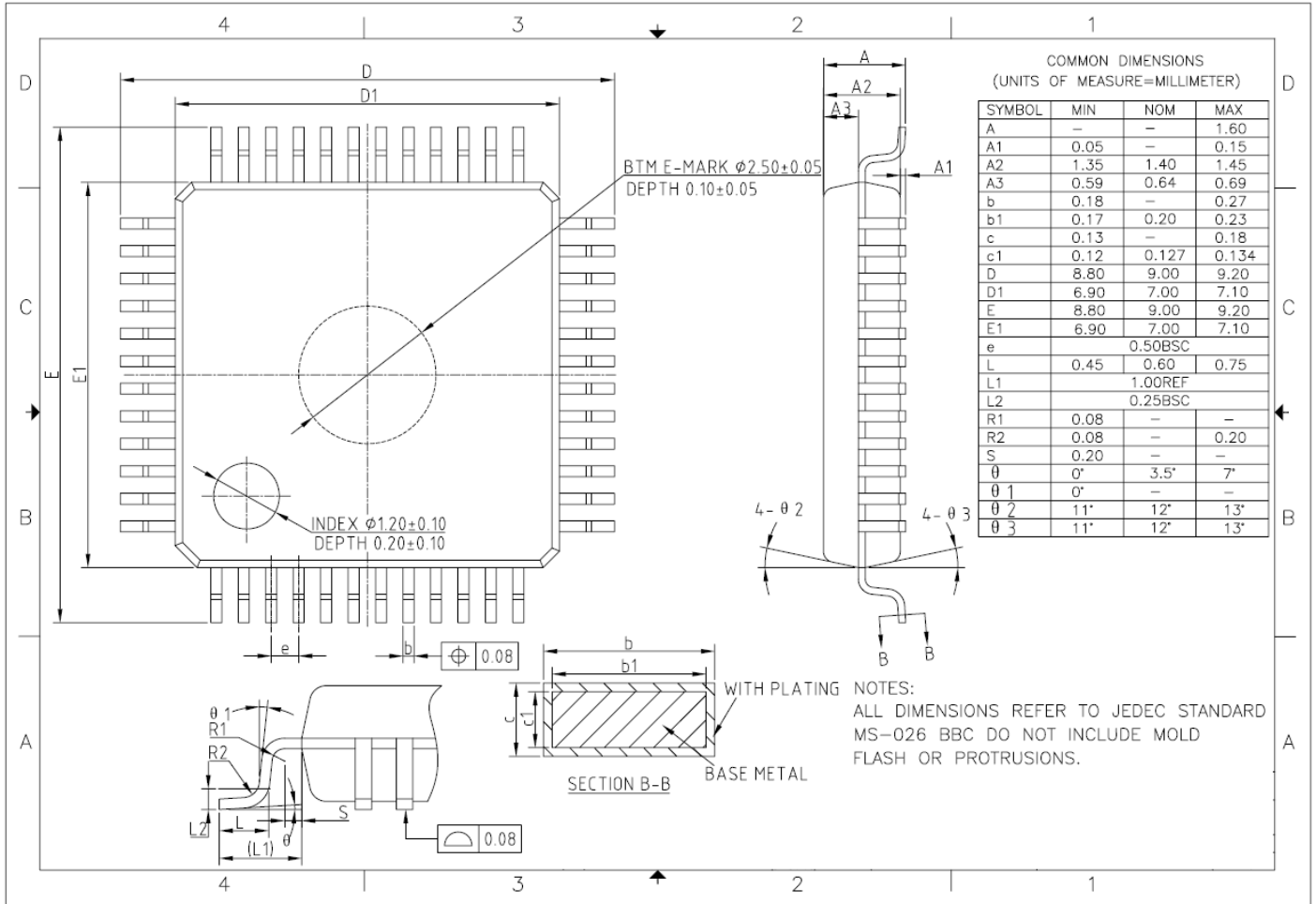
3 封装

3.1 LQFP48 封装

3.1.1 LQFP48 引脚分布

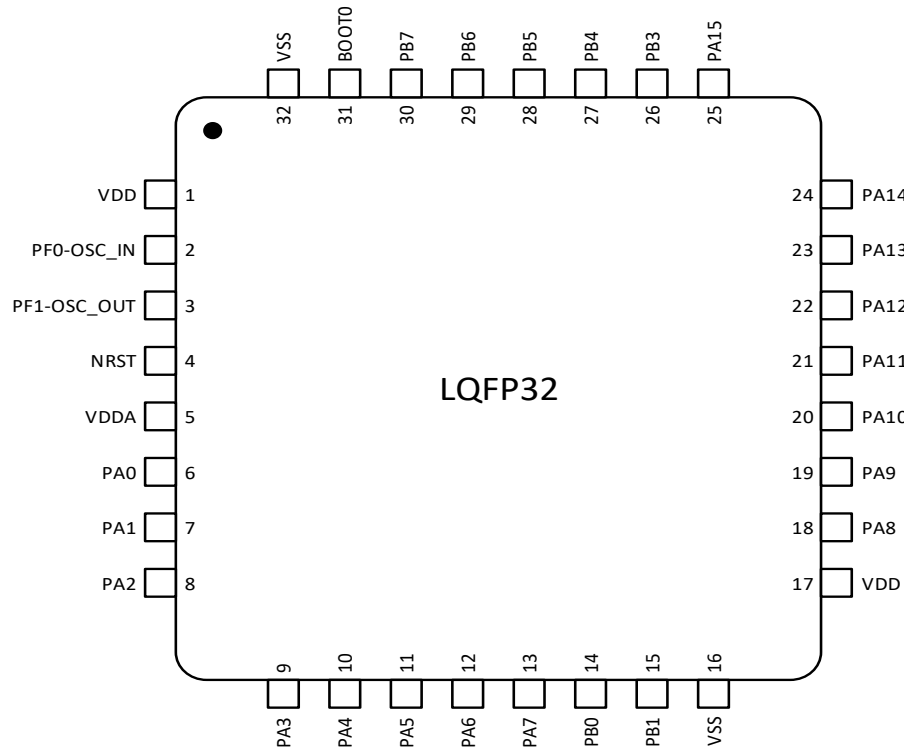


3.1. 2LQFP48 封装尺寸

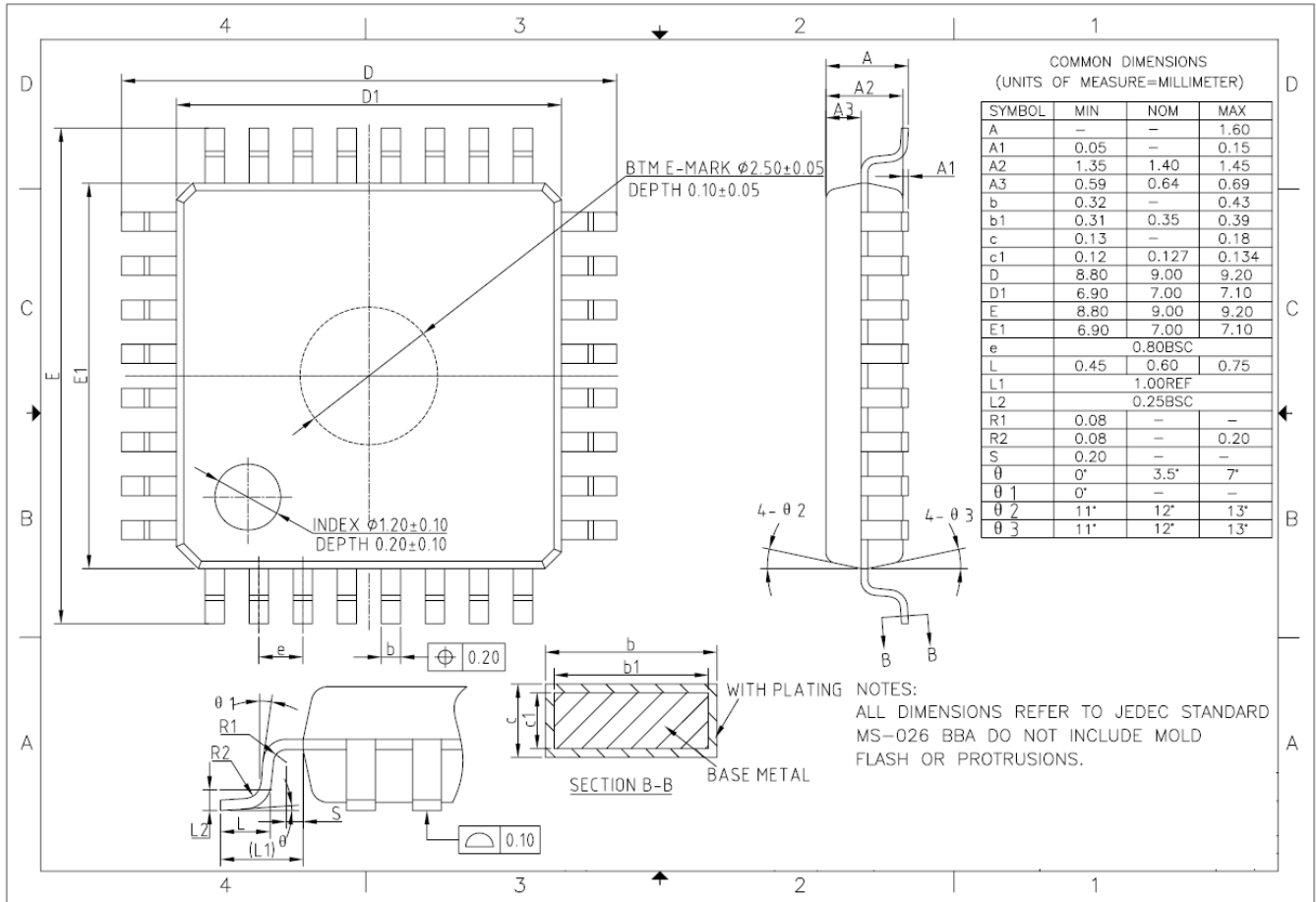


3.2 LQFP32 封装

3.2.1 LQFP32 引脚分布

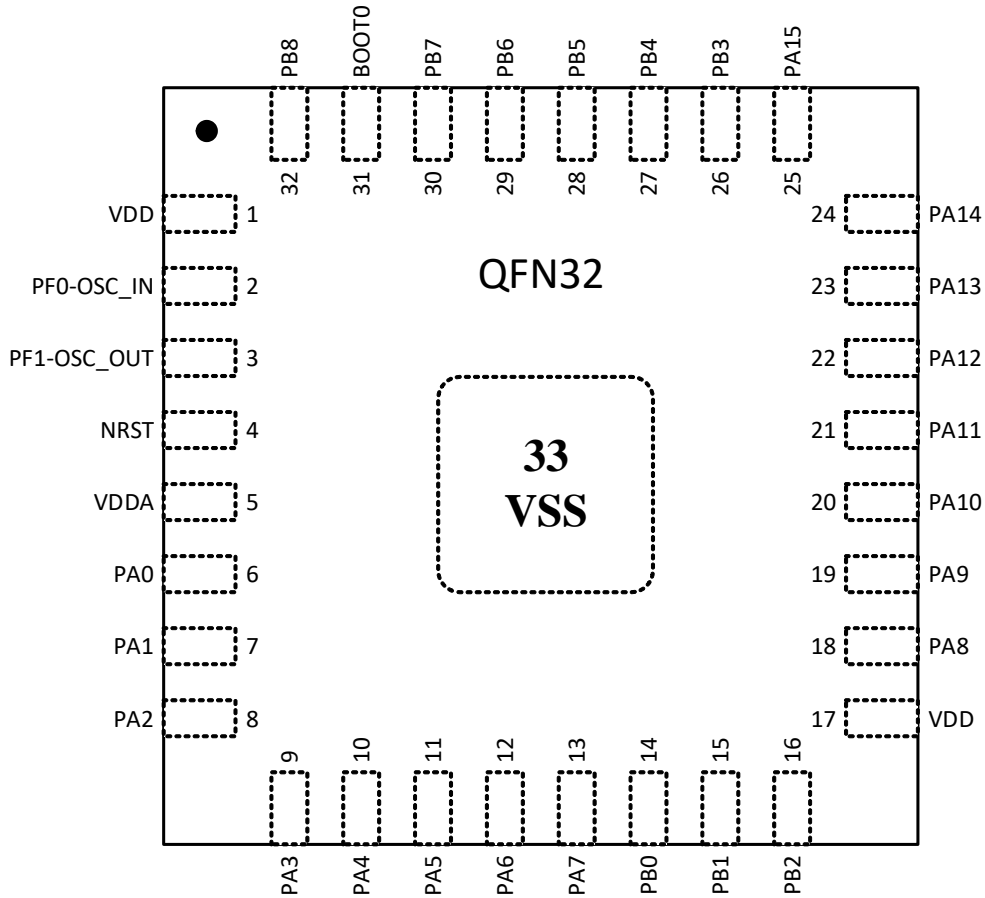


3. 2. 2LQFP32 封装尺寸

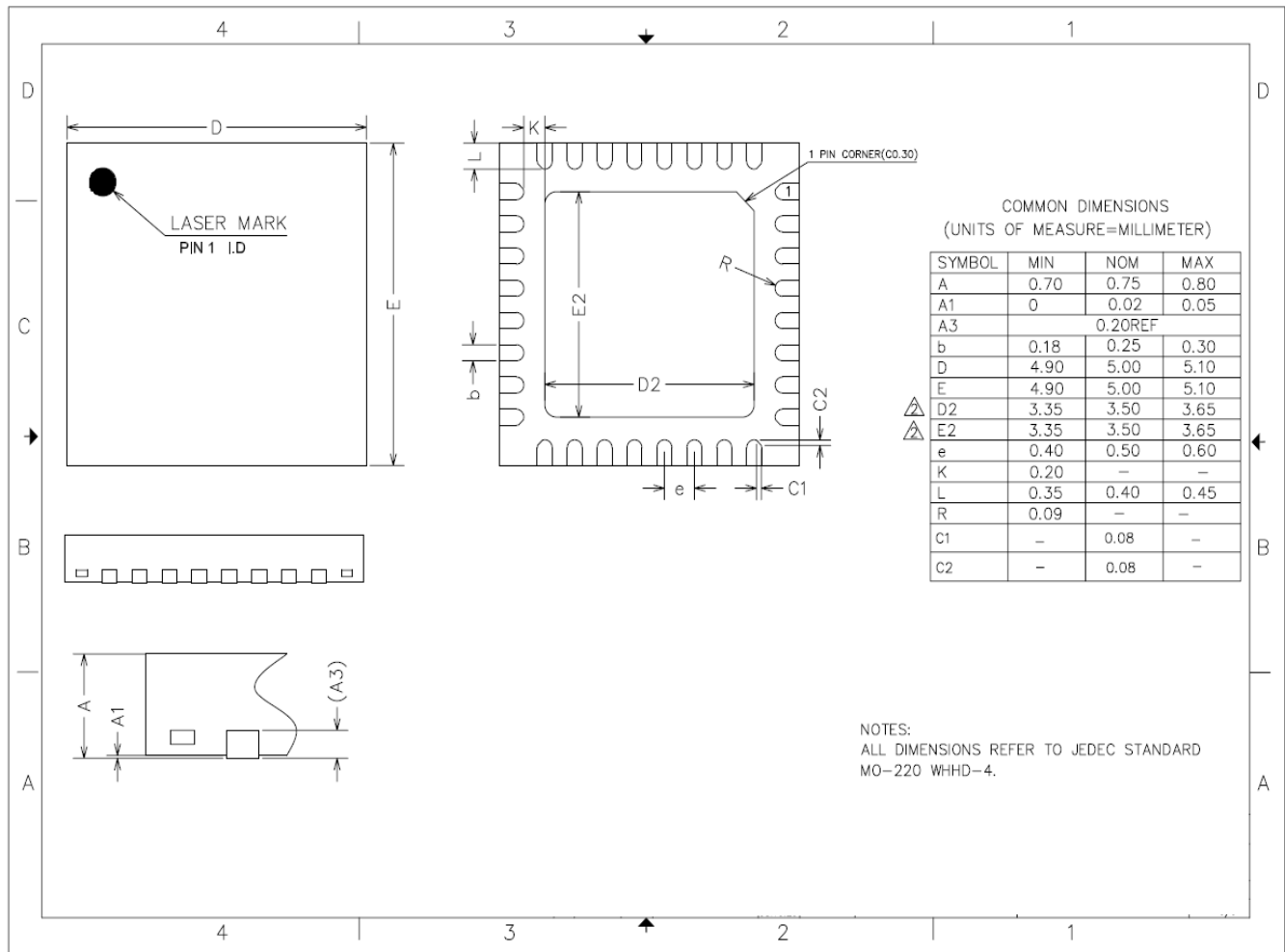


3.3 QFN32 (5mx5m) 封装

3.3.1 QFN32 (5mx5m) 引脚分布

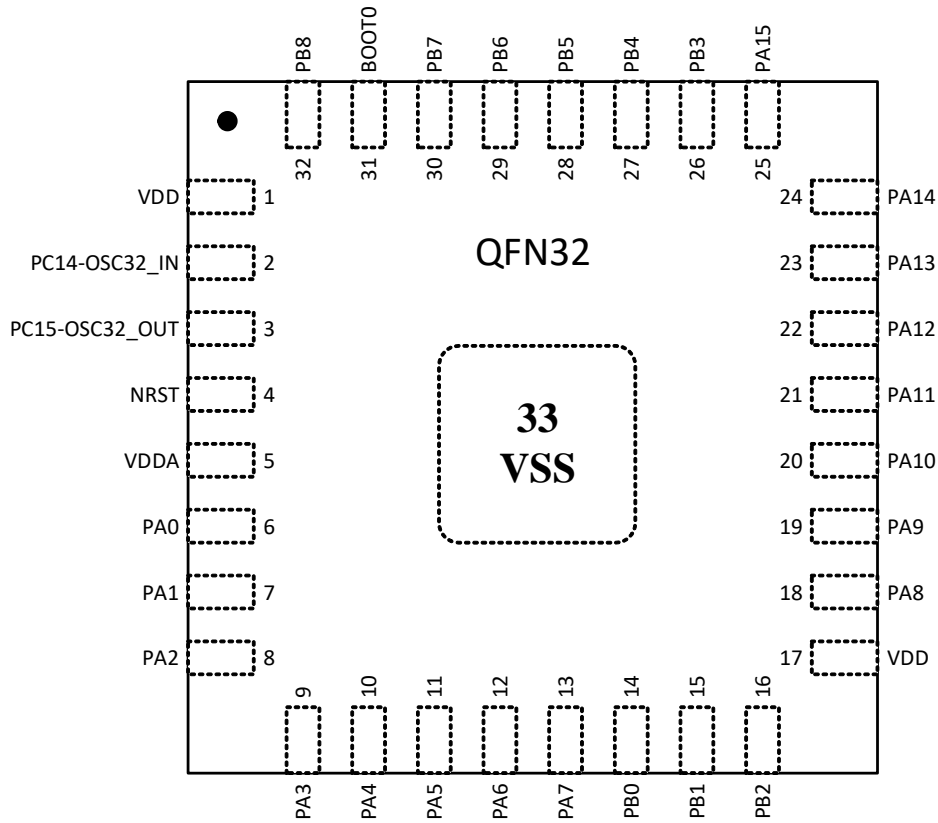


3. 3. 2QFN32 (5mx5m) 封装尺寸

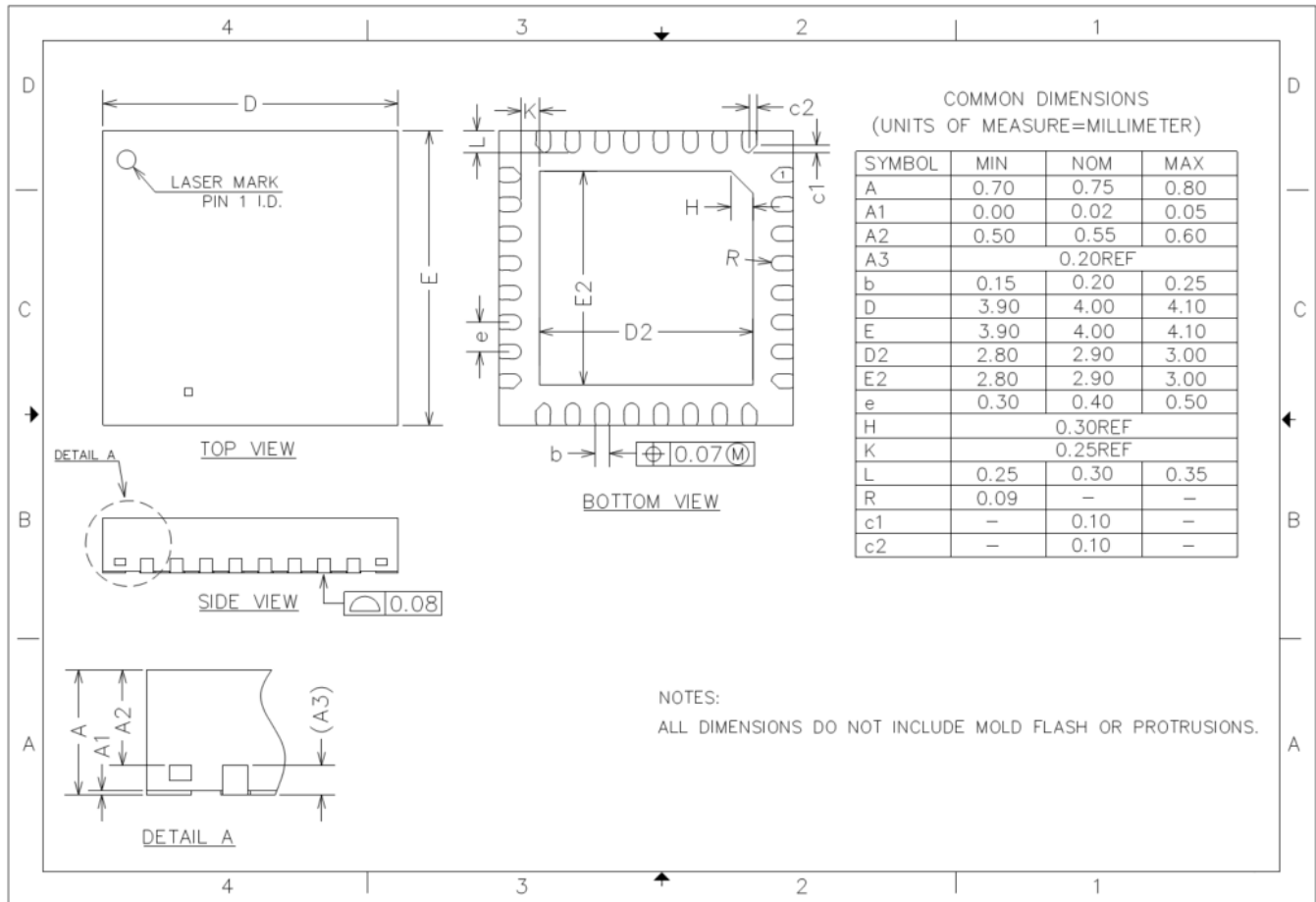


3.4 QFN32 (4mx4m)封装

3.4.1 QFN32 (4mx4m)引脚分布

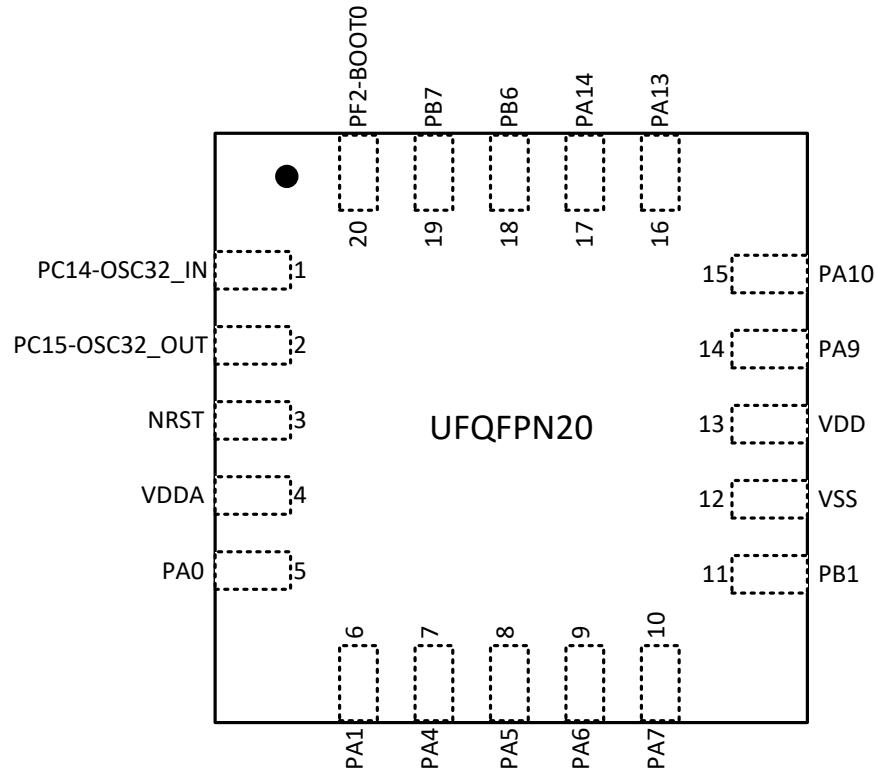


3. 4. 2QFN32 (4mx4m) 封装尺寸



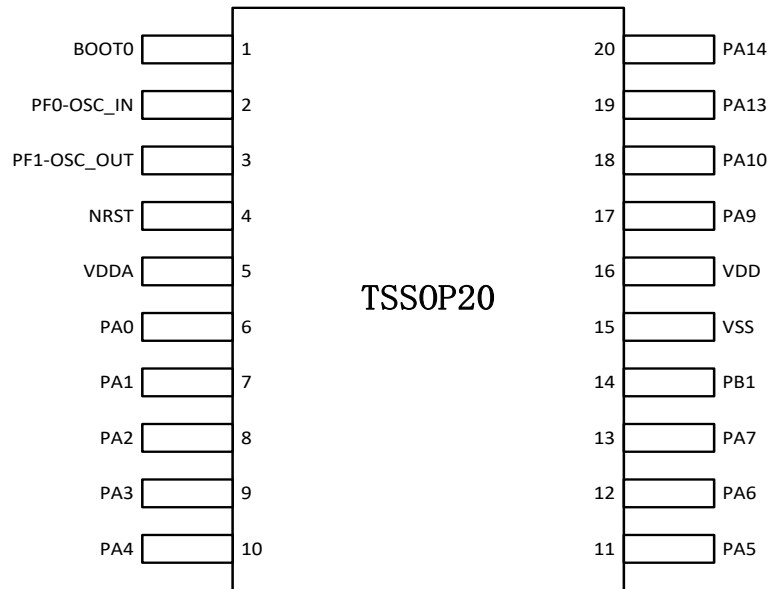
3.5 UFQFPN20 封装

3.5.1 UFQFPN20 引脚分布

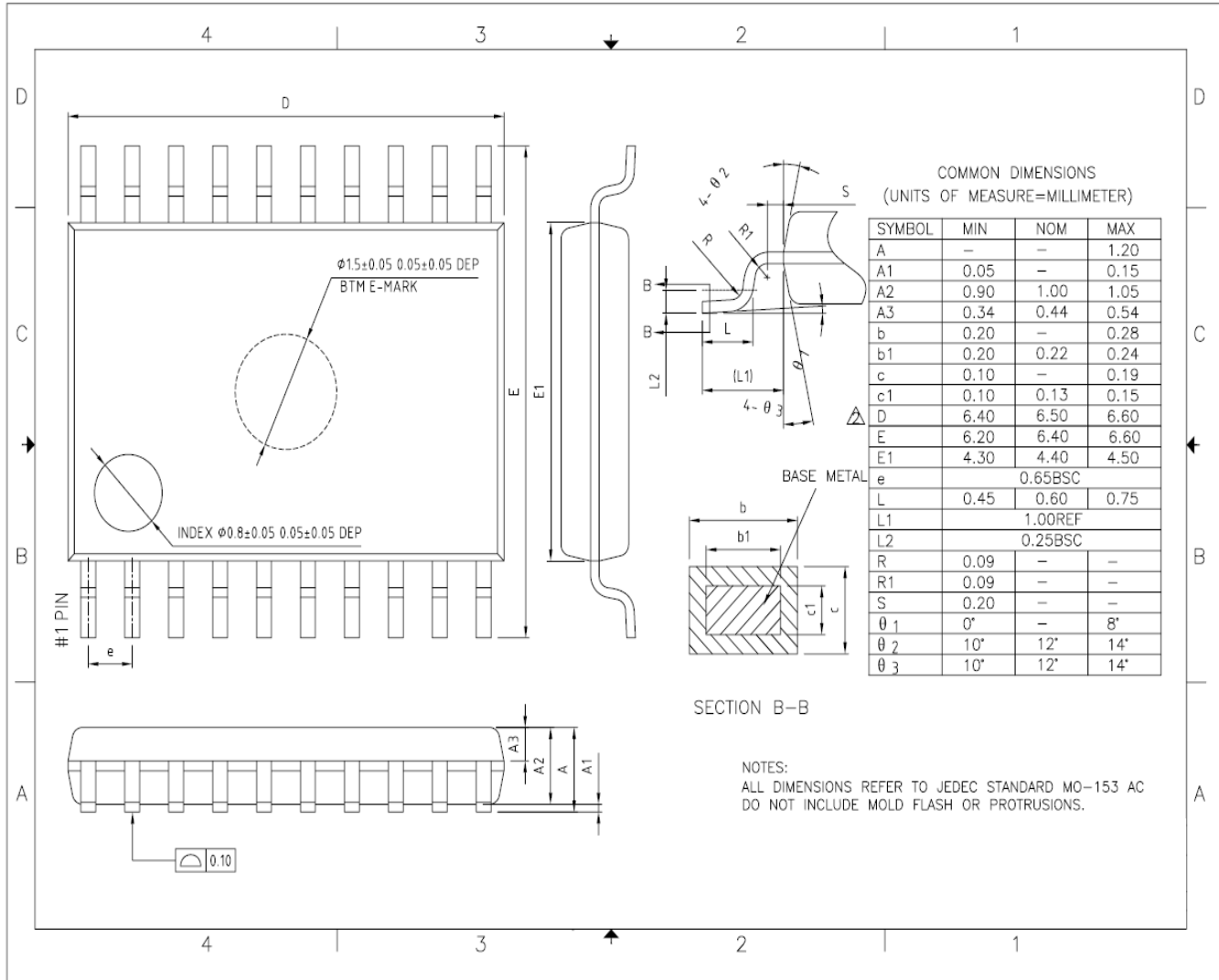


3.6 TSSOP20 封装

3.6.1 TSSOP20 引脚分布



3. 6. 2TSSOP20 封装尺寸



4 历史版本

| 版本 | 日期 | 备注 |
|--------|-----------|---|
| V1.0.0 | 2021.9.15 | 1. 初版文档 |
| V1.0.1 | 2022.1.13 | 1. 修改关键特性中 Retention SRAM 大小为 8Kbyte |
| V1.1 | 2022.7.5 | 1. 关键特性中时钟输出修改成 2 路时钟输出 2. 删除 TQFP48 封装 3. 命名规则中删除卷带 |
| V1.2 | 2022.9.13 | 1. 关键特性中删除可编程的低电压检测及复位 2. 关键特性中 2 路 LPUART 改成 1 路 LPUART |
| V1.3.0 | 2023.7.31 | 1. 3.4.2 章节, 修改 QFN32(4mx4m)封装尺寸图 |

5 声明

国民技术股份有限公司（下称“国民技术”）对此文档拥有专属产权。依据中华人民共和国的法律、条约以及世界其他法域相适用的管辖，此文档及其中描述的国民技术产品（下称“产品”）为公司所有。

国民技术在此并未授予专利权、著作权、商标权或其他任何知识产权许可。所提到或引用的第三方名称或品牌（如有）仅用作区别之目的。

国民技术保留随时变更、订正、增强、修改和改良此文档的权利，恕不另行通知。请使用者在下单购买前联系国民技术获取此文档的最新版本。

国民技术竭力提供准确可信的资讯，但即便如此，并不推定国民技术对此文档准确性和可靠性承担责任。

使用此文档信息以及生成产品时，使用者应当进行合理的设计、编程并测试其功能性和安全性，国民技术不对任何因使用此文档或本产品而产生的任何直接、间接、意外、特殊、惩罚性或衍生性损害结果承担责任。

国民技术对于产品在系统或设备中的应用效果没有任何故意或保证，如有任何应用在其发生操作不当或故障情况下，有可能致使人员伤亡、人身伤害或严重财产损失，则此类应用被视为“不安全使用”。

不安全使用包括但不限于：外科手术设备、原子能控制仪器、飞机或宇宙飞船仪器、所有类型的安全装置以及其他旨在支持或维持生命的应用。

所有不安全使用的风险应由使用人承担，同时使用人应使国民技术免于因为这类不安全使用而导致被诉、支付费用、发生损害或承担责任时的赔偿。

对于此文档和产品的任何明示、默示之保证，包括但不限于适销性、特定用途适用性和不侵权的保证责任，国民技术可在法律允许范围内进行免责。

未经明确许可，任何人不得以任何理由对此文档的全部或部分进行使用、复制、修改、抄录和传播。